

# μModule 資料擷取解決方案 減輕精密應用工程設計挑戰

■作者：Maithil Pachchigar  
ADI 系統應用工程師

## 資料擷取系統級挑戰

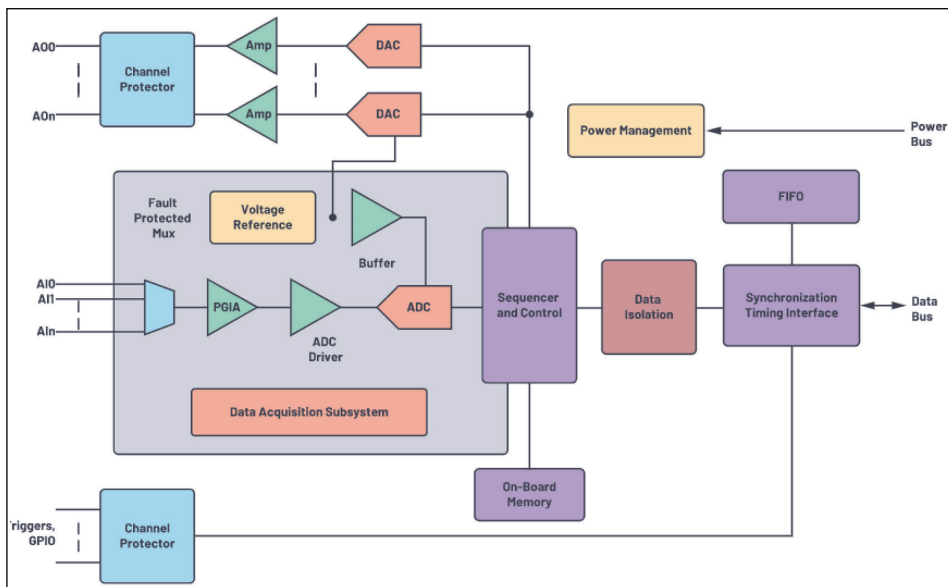
系統架構師和電路硬體設計人員針對終端應用 (如測試和測量、工業自動化、醫療健康或航空航太和防務) 需求，往往要耗費大量研發 (R&D) 資源來開發高性能、分立式精密線性訊號鏈模組，以實現測量 and 保護、調節和採集或合成和驅動。本文將重點討論精密資料擷取子系統，如圖 1 所示。

電子產業瞬息萬變，隨著對研發預算和上市時間 (TTM) 的控制日益嚴苛，用於建構類比電路並製作原型來驗證其功能的時間也越來越少。在散熱性能和印刷電路板 (PCB) 密度受限的情況下，硬體設計人員需要透過尺寸不斷縮小的複雜設計提供先進的精密資料轉換性能和更高的穩固性。透過系統級

封裝 (SiP) 技術實現的異質整合，繼續推動電子產業朝著更高密度、更多功能、更強性能和更長的平均無故障時間的趨勢發展。本文將介紹 ADI 如何利用異質整合改變精密轉換競爭環境，並提供對應用產生重大影響的解決方案。

系統設計人員面臨諸多挑戰，不僅需要為最終原型選擇元件並優化設計，還要滿足驅動 ADC 輸入、保護 ADC 輸入以使其免受過壓事件影響、大幅地降低系統功耗、用低功耗微控制器和 / 或數位隔離器實現更高的系統輸送量等技術要求。隨著 OEM 更多地關注系統軟體和應用，以打造獨特的系統解決方案，他們也將更多的資源配置給軟體發展，而不是硬體開發。這樣就增加了硬體開發的壓力，需要進一步減少設計反覆運算。

圖 1: 高階資料擷取系統框圖。



開發資料擷取訊號鏈的系統設計人員通常需要高輸入阻抗才能與各種感測器直接介面，這些感測器可能具有變共模電壓和單極或雙極單端或差分輸入訊號。我們透過圖 2 全面分析一下使用分立式元件實現的典型訊號鏈，從而瞭解系統設計人員的一些主要技術難點。圖中所示為精密資料擷取子系統的關鍵部分，其中 20 V p-p 儀錶放大器輸出施加於全差分放大器 (FDA) 的同相

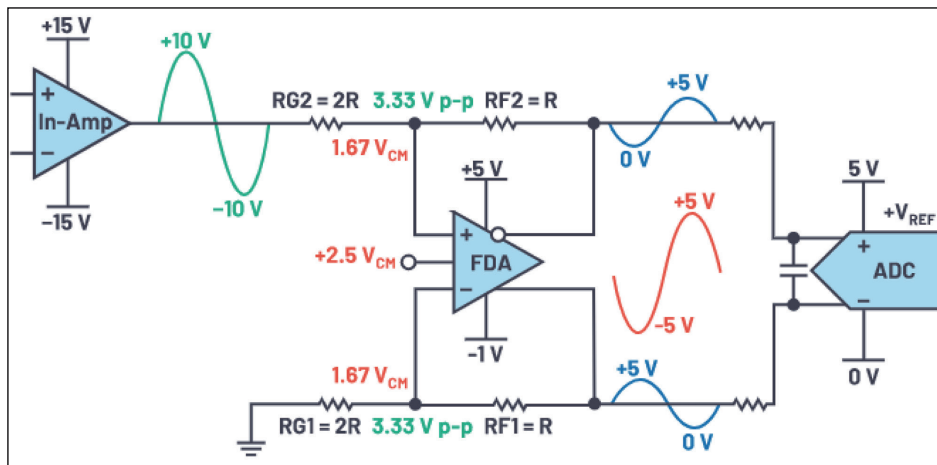
輸入。此 FDA 提供必要的訊號處理，包括位準轉換、訊號衰減，輸出擺幅在 0 V 和 5 V 之間，輸出共模電壓為 2.5 V，相位相反，從而為 ADC 輸入提供 10 V p-p 差分訊號，以大幅地擴大其動態範圍。儀錶放大器採用  $\pm 15$  V 的雙電源供電，而 FDA 由 +5 V/-1 V 供電，ADC 由 5 V 電源供電。用回饋電阻 ( $RF1 = RF2$ ) 與增益電阻 ( $RG1 = RG2$ ) 的比值，將 FDA 增益設定為 0.5。FDA 的雜訊增益 (NG) 定義為：

$$NG = \frac{2}{(\beta 1 + \beta 2)} \quad (1)$$

其中  $\beta 1$  和  $\beta 2$  為回饋係數：

$$\beta 1 = \frac{RG1}{RG1 + RF1} \text{ and } \beta 2 = \frac{RG2}{RG2 + RF2} \quad (2)$$

圖 2：典型資料擷取訊號鏈的簡化原理圖。



$\beta 2$ ) 或回饋和增益電阻 ( $R_{G1}$ 、 $R_{G2}$ 、 $R_{F1}$ 、 $R_{F2}$ ) 的不匹配對 SNR、失真、線性度、增益誤差、偏移和輸入共模抑制比等關鍵技術參數有何影響。FDA 的差分輸出電壓取決於  $V_{OCM}$ ，因此，當回饋係數  $\beta 1$  和  $\beta 2$  不相等時，輸出幅度或相位的任何不平衡都會在輸出端產生不良共模成分，這些共模成分以雜訊增益放大後，會導致 FDA 的差分輸出中存在安全備用雜訊和失調。因此，增益 / 回饋電阻的比值必須匹配。換言之，輸入源阻抗和  $RG2$  ( $RG1$ ) 的組合應匹配 (即  $\beta 1 = \beta 2$ )，以避免訊號失真和各輸出訊號的共模電壓失配，並防止 FDA 的共模雜訊增加。要抵消差分失調並避免輸出失真，可增加一個與增益電阻 ( $RG1$ ) 串聯的外部電阻。不僅如此，增益誤

差偏移還受電阻類型的影響，例如薄膜、低溫度係數電阻等，而在成本和電路板空間受限的情況下尋找匹配的電阻並不容易。

此外，由於額外成本和 PCB 上的空間有限，很多設計人員在創建單數雙極性電源時遇到不少麻煩。設計人員還需要仔細選擇合適的被動元件，包括 RC 低通濾波器 (放在 ADC 驅動器輸出和 ADC 輸入之間) 以及用於逐次逼近暫存器 (SAR) ADC 動態參考節點的去耦電容。RC 濾波器有助於限制 ADC 輸入端雜訊，並減少來自 SAR/ADC 輸入端容性 DAC 的反沖。應選擇 C0G 或 NP0 型電容和合理的串聯電阻值，使放大器保持穩定並限制其輸出電流。最後，PCB 佈局對於保持訊號完整性以及實現訊號鏈的預期性能至關重要。

## 簡化客戶的設計流程

許多系統設計人員最終都是為相同的應用設計不同的訊號鏈架構。然而，並非所有設計都適用同一種訊號鏈，因此 ADI 提供具有先進性能的完整訊號鏈  $\mu$ Module

解決方案，專注於訊號鏈、訊號調理和數位化的通用部分，以此彌補標準分立式元件和高度整合的客戶特定 IC 之間的缺口，幫助解決主要挑戰。ADAQ4003 是 SiP 解決方案，其兼顧了降低研發成本和縮減尺寸兩方面需求，同時加速了原型製作。

ADAQ4003  $\mu$ Module 精密資料擷取解決方案採用 ADI 的先進 SiP 技術，將多個通用訊號處理和處理模組以及關鍵被動元件整合到單一設備中 (見圖 5)。ADAQ4003 包括低雜訊、FDA、穩定的基準電壓源緩衝器和高解析度 18 位元、2 MSPS SAR ADC。

ADAQ4003 透過將元件選擇、優化和佈局從設計人員轉移到元件本身，簡化了訊號鏈設計，縮

短了精密測量系統的開發週期，並解決了上一節討論的所有主要問題。FDA 周圍的精密電阻陣列使用 ADI 專有的 *i* Passives 技術建構，可解決電路不平衡問題，減少寄生效應，有助於實現高達 0.005% 的傑出增益匹配，並優化漂移性能 (1 ppm/°C)。與分立式被動元件相比，iPassives 技術還具有尺寸優勢，從而大幅地減少了與溫度相關的誤差源，並減少了系統級校準工作。FDA 提供快速建立和寬共模輸入範圍以及精確的可配置增益選項 (0.45、0.52、0.9、1 或 1.9) 性能，允許進行增益或衰減調節，支援全差分或單端到差分

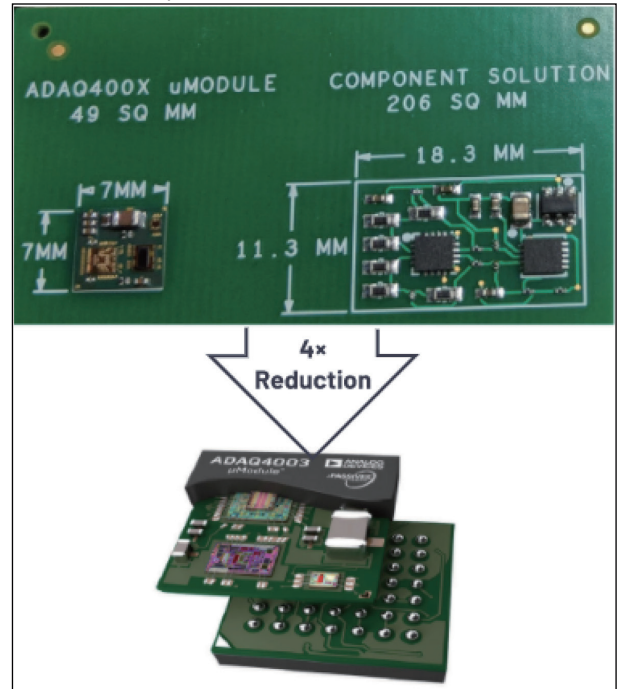
ADAQ4003 在 ADC 驅動器和 ADC 之間配置了一個單極點 RC 濾波器，旨在最大限度地減少建立時間，增加輸入訊號頻寬。此外為基準電壓節點和電源提供了所有必要的去耦電容，以簡化物料清單 (BOM)。ADAQ4003 並內建一個配置為單位增益的基準電壓緩衝器，用於驅動 SAR ADC 基準電壓節點和相應去耦電容的動態輸入阻抗，實現優化性能。REF 接腳上的 10  $\mu$ F 是在位判斷過程中幫助補充內部電容 DAC 電荷的關鍵要求，對於實現峰值轉換性能至關重要。與許多傳統 SAR ADC 訊號鏈相比，透過內建基準電壓緩衝器，由於基準電壓源驅動高阻抗節點，而不是 SAR 電容陣列的動態負載，因此使用者可以實現功耗更低的基準電壓源。而且可以彈性選擇與所需類比輸入範圍匹配的基準電壓緩衝器輸入電壓。

## 小尺寸簡化了 PCB 佈局並支援高通道密度

與傳統分立式訊號鏈相比 (如圖 3 所示)，ADAQ4003 的 7 mm  $\times$  7 mm BGA 封裝尺寸至少縮減了 4 倍，可在不犧牲性能的情況下實現小型儀器儀錶。

印刷電路板佈局對於保持訊號完整性以及實現訊號鏈的預期性能至關重要。ADAQ4003 的類比訊號位於左側，數位訊號位於右側，這種接腳排列可以簡化佈局。換言之，如此設計人員便能夠將敏感

圖 3: ADAQ4003  $\mu$ Module 元件與分立式訊號鏈解決方案的尺寸對比。

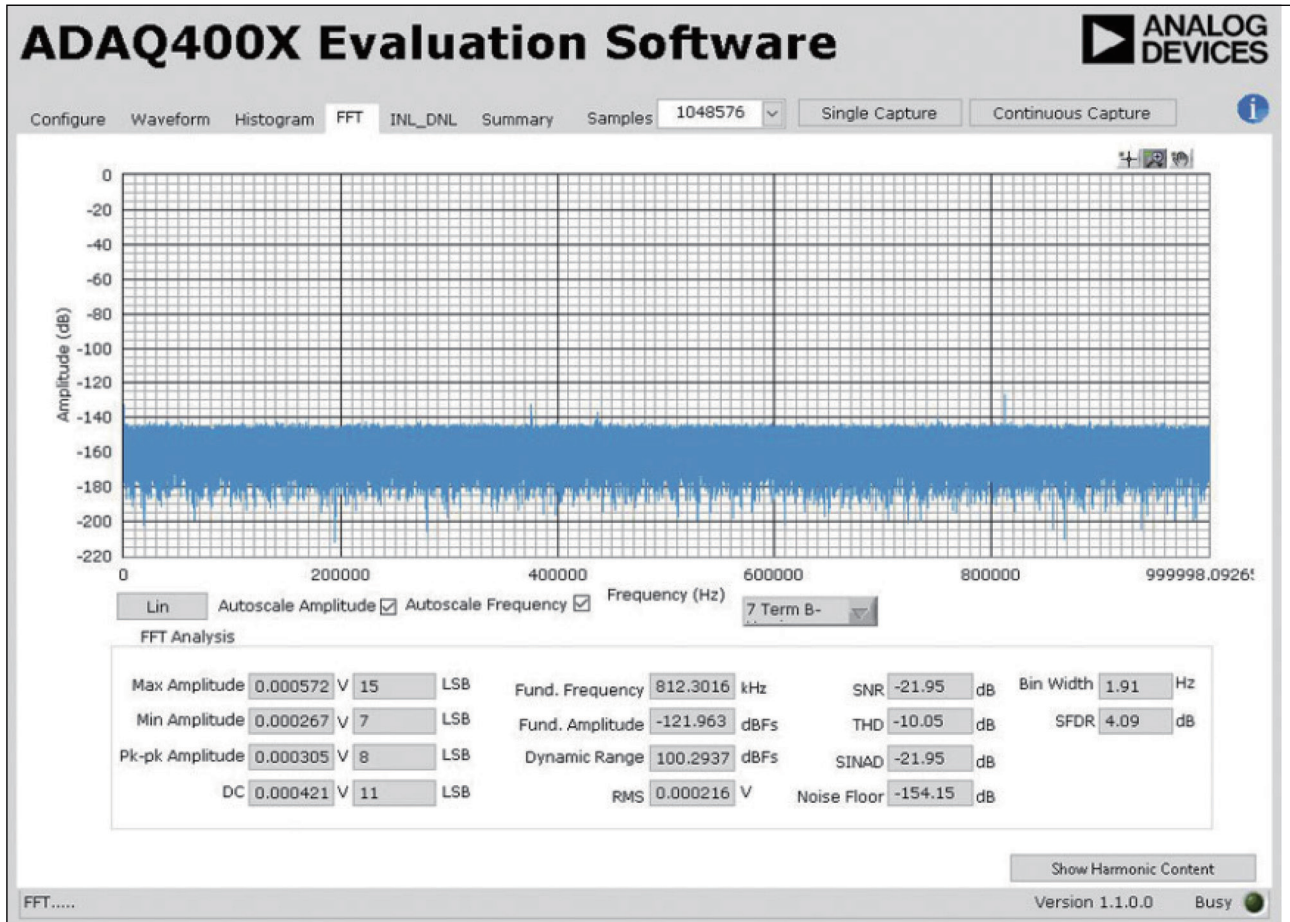


的類比部分和數位部分保持分離，並限制在電路板的一定區域內，避免數位和類比訊號交叉以減輕輻射雜訊。ADAQ4003 整合了用於基準電壓源 (REF) 和電源 (VS + VS-、VDD 和 VIO) 接腳的所有必要的 (低等效串聯電阻 (ESR) 和低等效串聯電感 (ESL)) 去耦陶瓷電容。這些電容在高頻時會提供低阻抗接地路徑，以便處理瞬態電流。

無需外部去耦電容，沒有這些電容，也就不會產生已知的性能影響或任何 EMI 問題。透過移除用於形成板載供電軌的基準電壓源和 LDO 穩壓器輸出端的外部去耦電容，在 (REF, VS+, VS-, VDD, 和 VIO) ADAQ4003 evaluation board. 上可以驗證這一性能影響。圖 4 顯示了不論使用還是移除外部去耦電容，雜散雜訊都被隱藏在低於 -120 dB 的本底雜訊下。ADAQ4003 採用小尺寸設計，可實現高通道密度 PCB 佈局，同時減輕了散熱挑戰。但是，各元件的佈局和 PCB 上各種訊號的路由至關重要。輸入和輸出訊號採用對稱路由，同時電源電路遠離單獨電源層上的類比訊號路徑，並採用盡可能寬的佈線，對於提供低阻抗路徑、減小電源線路上的毛刺雜訊影響以及避免 EMI 問題尤其重要。



圖 4: 提供短路輸入 ADAQ4003 FFT, 在移除各個供電軌的外部去耦電容前後性能保持不變。

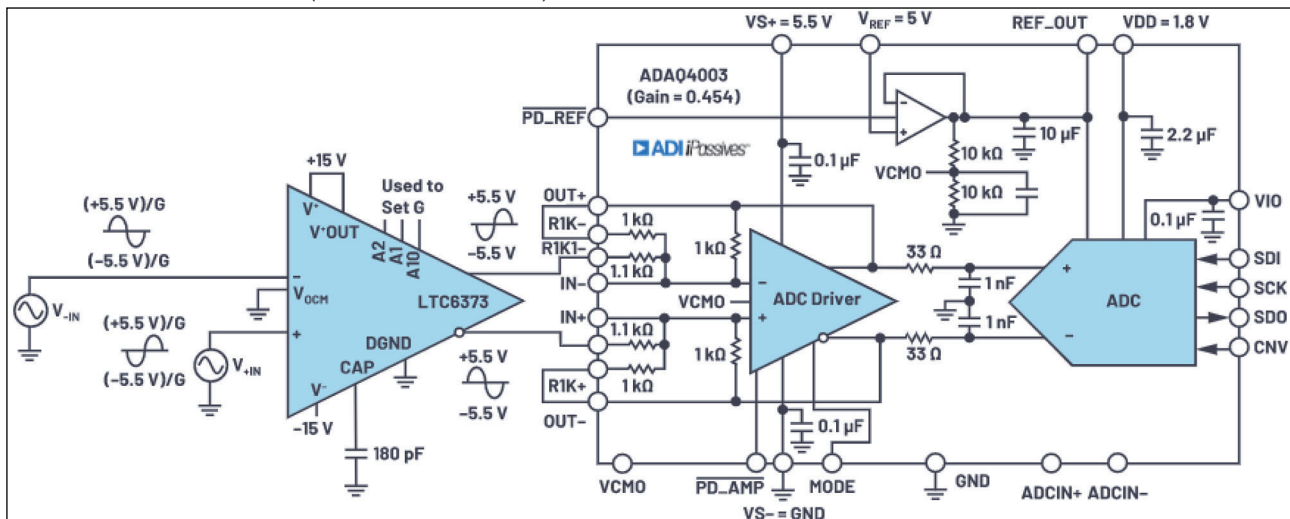


## 使用高阻抗 PGIA 驅動 ADAQ4003

如前所述，通常需要高輸入阻抗前端才能直接與各種類型的感測器連接。大多數儀器儀錶和可編

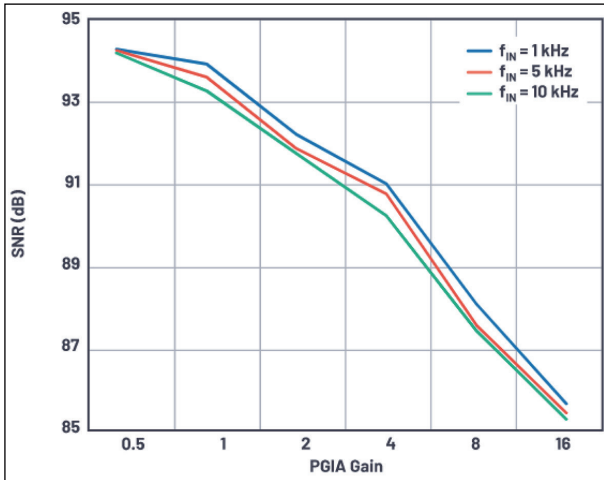
程增益儀錶放大器 (PGIA) 具有單端輸出，無法直接驅動全差分資料擷取訊號鏈。但是，LTC6373 PGIA 提供全差分輸出、低雜訊、低失真和高頻寬，可直

圖 5: LTC6373 驅動 ADAQ4003 (增益 = 0.454, 2 MSPS)。



接驅動 ADAQ4003 而不影響精密性能，因此適合許多訊號鏈應用。LTC6373 透過可編程增益設定 (使

圖 6: SNR 與 LTC6373 增益設定, LTC6373 驅動 ADAQ4003 (增益 = 0.454, 2 MSPS)。



用 A2、A1 和 A0 接腳) 在輸入端和輸出端實現直流耦合。

圖 7: THD 與 LTC6373 增益設定, LTC6373 驅動 ADAQ4003 (增益 = 0.454, 2 MSPS)。

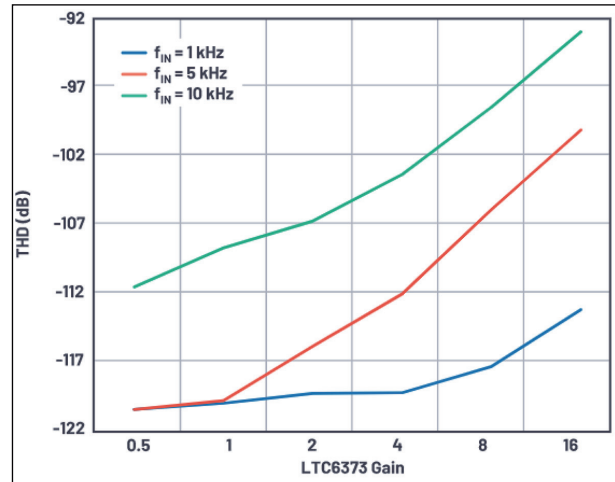
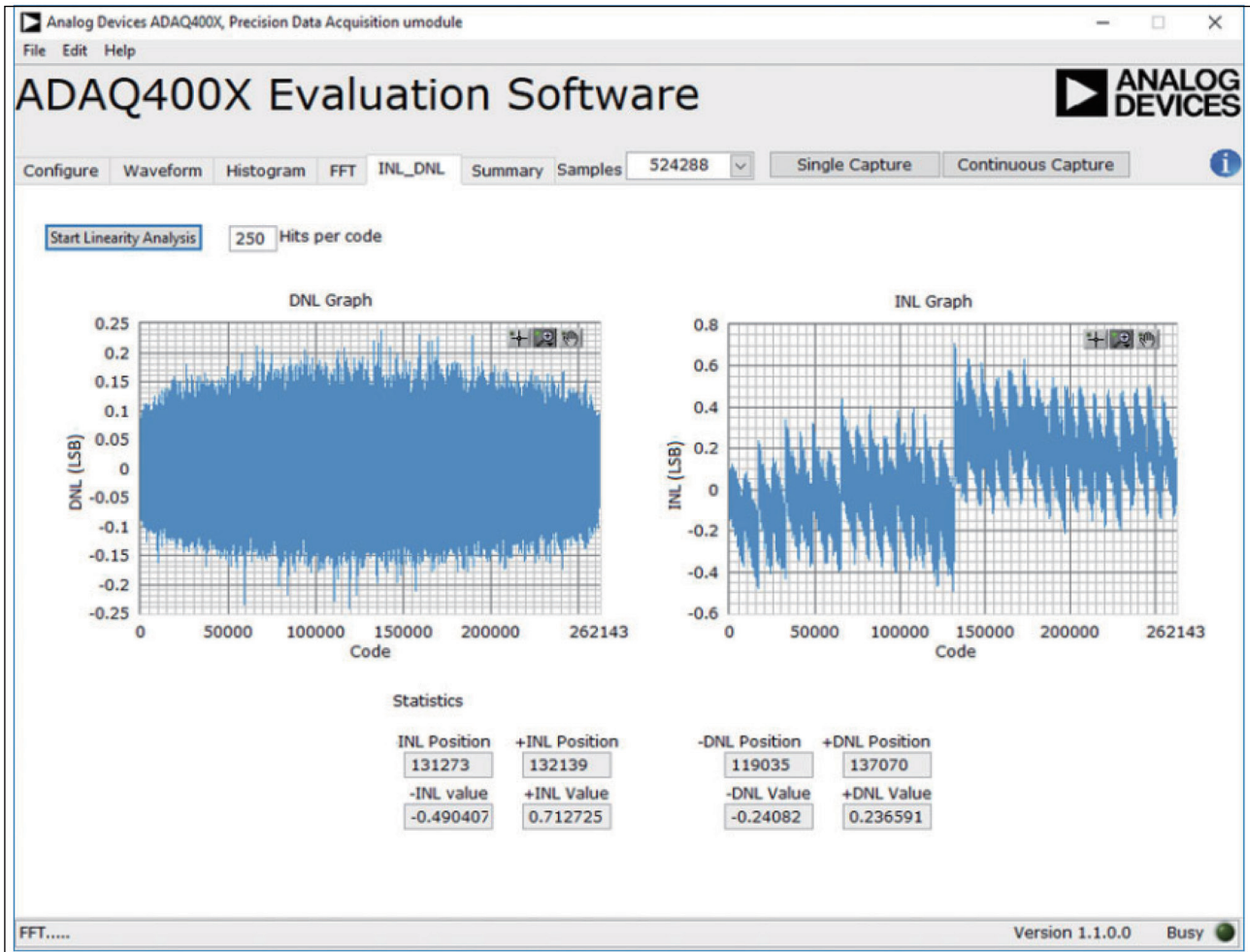


圖 8: INL/DNL 性能, LTC6373 (增益 = 1) 驅動 ADAQ4003 (增益 = 0.454)。



在圖 5 中，LTC6373 採用差分輸入至差分輸出配置和  $\pm 15\text{ V}$  雙電源。根據需要，LTC6373 也可採用單端輸入至差分輸出配置。LTC6373 直接驅動 ADAQ4003，其增益設置為 0.454。LTC6373 的  $V_{OCM}$  接腳接地，其輸出擺幅在  $-5.5\text{ V}$  和  $+5.5\text{ V}$  之間（相位相反）。ADAQ4003 的 FDA 對 LTC6373 的輸出進行位準轉換以匹配 ADAQ4003 所需的輸入共模，並提供利用 ADAQ4003  $\mu\text{Module}$  元件內 ADC 最大 2 倍  $V_{REF}$  峰值差分訊號範圍所需的訊號幅度。圖 6 和圖 7 顯示使用 LTC6373 的各種增益設定的 SNR 和 THD 性能，而圖 8 顯示圖 5 所示電路配置的  $\pm 0.65\text{ LSB}/\pm 0.25\text{ LSB}$  的 INL/DNL 性能。

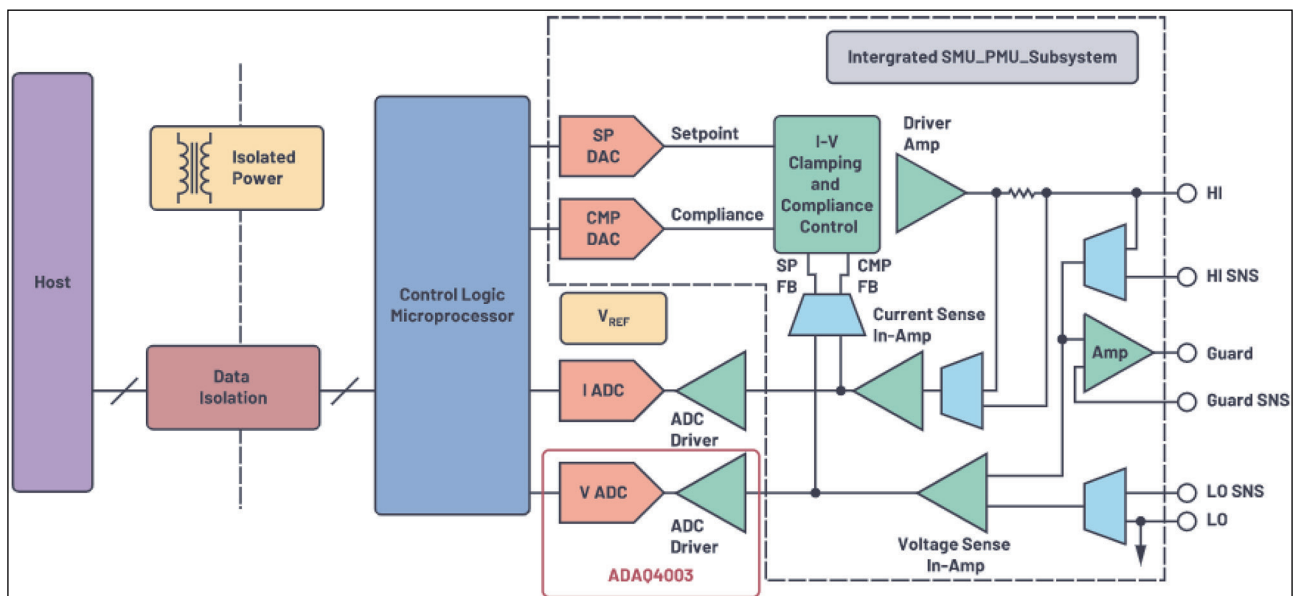
### ADAQ4003 $\mu\text{Module}$ 應用案例：ATE

本節將重點介紹 ADAQ4003 如何適用於 ATE 的源表 (SMU) 和設備電源。這些模組化儀器儀錶用於測試快速增長的智慧型手機、5G、汽車和物聯網市場的各种晶片類型。這些精密儀器儀錶具有拉電流 / 灌電流功能，每個處理程式控制電壓電流調節的通道都需要一個控制迴路，並且它們需要高精度（特別是良好的線性度）、速度、寬動態範圍（用於測量  $\mu\text{A}/\mu\text{V}$  訊號位準）、單調性和小尺寸，以容納同時增加的通道數。ADAQ4003 提供傑出的精密性

能，可減少終端系統的元件數量，並允許在電路板空間受限的情況下提高通道密度，同時減輕了此類直流測量可擴展測試儀器儀錶的校準工作和散熱挑戰。ADAQ4003 的高精度與快速採樣速率相結合，可降低雜訊，並且無延遲，因此非常適合控制迴路應用，可提供傑出的階躍回應和快速建立時間，從而提高測試效率。ADAQ4003 通過消除因自身漂移和電路板空間限制而需要在儀器儀錶上分配基準電壓的緩衝區，協助減輕了設計負擔。此外，漂移性能和元件老化決定測試儀器儀錶的精度，因此 ADAQ4003 的確定性漂移降低了重新校準的成本，縮短了儀器儀錶的停機時間。ADAQ4003 滿足這些要求，使儀器儀錶能夠測量較低的電壓和電流範圍，有助於針對各種負載條件優化控制迴路，從而明顯改善儀器儀錶的工作特性、測試效率、輸送量和成本。這些儀器儀錶的高測試輸送量和較短的測試時間將幫助最終用戶降低測試成本。SMU 高級框圖如圖 9 所示，相應的訊號鏈如圖 5 所示。

高吞吐速率支援 ADAQ4003 的過採樣，從而實現較低的有效值雜訊並可在寬頻寬範圍內檢測到小振幅訊號。對 ADAQ4003 進行 4 倍過採樣可額外提供 1 位解析度（這是因為 ADAQ4003 提供了足夠的線性度，如圖 8 所示），或增加 6 dB 的動態範

圖 9: 源表簡化框圖。





圍，換言之，由於此過採樣而實現的動態範圍改進定義為： $\Delta DR = 10 \times \log_{10} (OSR)$ ，單位 dB。ADAQ4003 的典型動態範圍在 2 MSPS 時為 100 dB，對於 5 V 基準電壓源，其輸入對地短路。因此，ADAQ4003 在 1.953 kSPS 輸出資料速率下進行 1024 倍過採樣時，它提供約 130 dB 的出色動態範圍，增益為 0.454 和 0.9，可以精準地檢測出幅度極小的  $\mu V$  訊號。圖 10 顯示了 ADAQ4003 在各種過採樣速率和 1 kHz 及 10 kHz 輸入頻率下的動態範圍

圖 10: ADAQ4003 各種輸入頻率下的動態範圍以及 SNR 與過採樣速率 (OSR)。

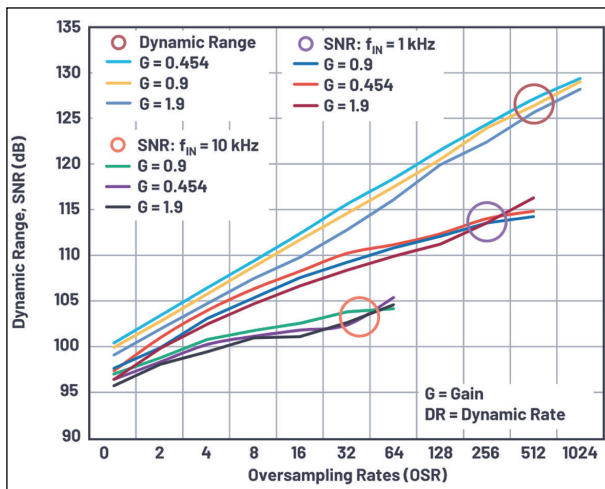


圖 11: 使用訊號鏈  $\mu$ Module 技術降低擁有權總成本。



圍和 SNR。

## 結論

本文介紹了與設計精密資料擷取系統相關的一些重要方面和技術挑戰，以及 ADI 如何利用其線性和轉換器領域知識開發高度差異化的 ADAQ4003 訊號鏈  $\mu$ Module 解決方案，來解決一些棘手的工程設計問題。ADAQ4003 能夠減輕工程設計工作，如元件選擇和建構可投入量產的原型，使系統設計人員能夠更快地為最終客戶提供傑出的系統解決方案。ADAQ4003  $\mu$ Module 元件傑出的精度性能和小尺寸對各種精密資料轉換應用頗具實用價值，具體應用包括自動化測試設備 (SMU、DPS)、電子測試和測量 (阻抗測量)、醫療健康 (生命體徵監測、診斷、成像) 和航空航太 (航空) 等，以及一些工業用途 (機器自動化輸入 / 輸出模組)。ADAQ4003 等  $\mu$ Module 解決方案可大幅降低系統設計人員的擁有權總成本 (如圖 11 所示的各項)，降低 PCB 組裝成本，透過提高批次產量增強生產支持，支援可擴展 / 模組化平台的設計重用，並簡化了最終應用的校準工作，同時加速了上市時間。CTA

# COMPOTECHAsia 臉書

每週一、三、五與您分享精彩內容

<https://www.facebook.com/lookcompotech>