

# 與 EMI 濾波器和諧共舞

本文介紹了通常應用於心電圖 (ECG) 和生物阻抗 (BioZ) 類比前端 (AFE) 電路的傳統共模 / 差模被動電磁干擾 (EMI) 濾波器的分析與設計準則。文中詳細說明不平衡的 EMI 濾波器如何造成共模雜訊混入差模訊號路徑，進而降低訊號雜訊比 (SNR) 性能。這種現象稱為共模至差模轉換（共模轉差模）。透過審慎選擇元件，設計人員將能減輕相關的 SNR 下降問題，同時為 ECG 和 BioZ AFE 提供合適的訊號濾波。

■作者：Marc Smith / ADI 核心應用部門資深工程師

本文對傳統共模 (CM) 至差模 (DM) 被動濾波器中因失衡問題所導致的性能限制進行了分析與探討。

圖 1 展示了 MAX30001 心電圖 (ECG) 類比前端 (AFE) 的典型電路原理圖。圖 1 所示的兩個外部電磁干擾 (EMI) 濾波器 (其中一個以藍色著重標記) 是傳統的共模轉差模濾波器電路。

上述外部 EMI 濾波器 (採用傳統的共模轉差模濾波電路實現) 同時兼具共模和差模頻寬限制功能。此外，設計人員只需審慎選擇一個元件參數值 (差模電容)，就能緩解因共模訊號路徑失衡而導致的訊號雜訊比 (SNR) 下降問題。對於僅由五個被動元件組成的電路而言，實屬不易！

在深入探討此種電路之前，我們先簡要討論

圖 1：雙電極心電圖和呼吸監測。

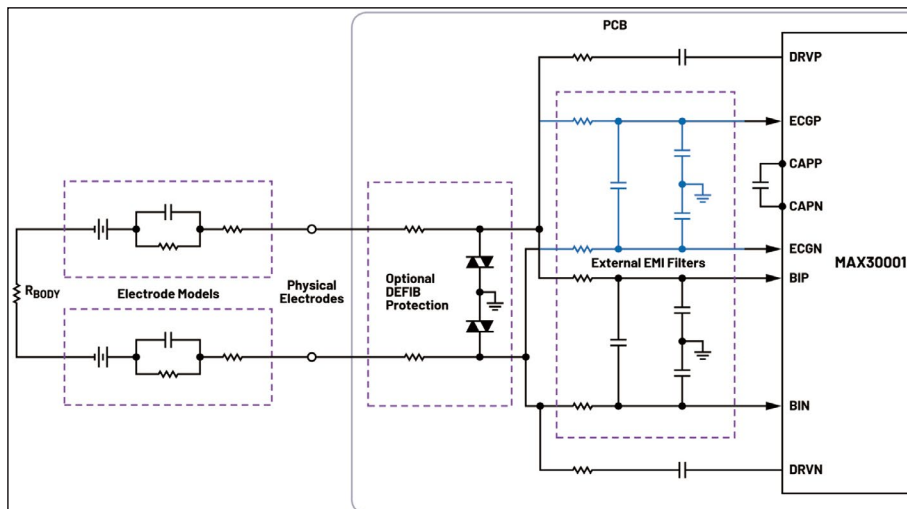
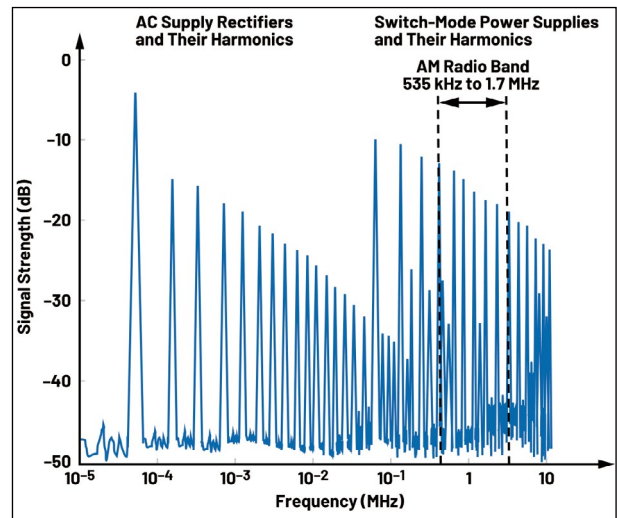


圖 2：嘈雜的 EMI 環境。



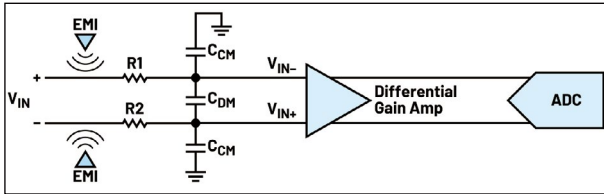
一下可能遭遇的外部電磁干擾源有哪些。電磁干擾 (EMI) 是一種與外部電磁感應源 (如磁耦合)、靜電耦合 (如電容耦合) 或傳導相關的電路干擾

現象。從根本上來看，電磁干擾可以透過輻射和 / 或傳導的方式耦合到電路中。圖 2 展示了包含幾種常見電磁干擾源示例的頻譜圖。

## 傳統的共模轉差模被動濾波器

圖 3 展示了通常用於減輕環境雜訊的傳統共模轉差模被動濾波器。在心電圖應

圖 3: 傳統的共模轉差模濾波器電路。

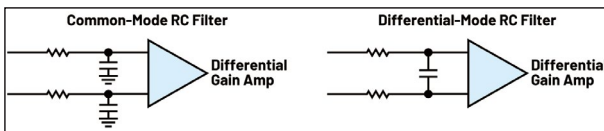


用中，頻寬通常限制為 256 Hz(512 SPS) 或更低，交流電源線產生的訊號 (如 50 Hz/60 Hz) 往往成為最具破壞性的電磁干擾源頭。這些訊號可能以共模訊號的形態出現，而我們的目標是防止其對差模訊號造成干擾。如果共模轉差模被動濾波器存在失衡問題，不需要的訊號 (也稱為雜訊) 就可能損壞目標差模訊號。

## 共模濾波器和共模轉差模

共模轉差模被動 (EMI) 濾波器可以看成是一個由共模 RC 濾波器和差模 RC 濾波器組成的複合濾波器。圖 4 展示了這兩種濾波器配置作為獨立電路的情況。需要注意的是，這些濾波器結構 (包括共模轉差模被動濾波器) 常常在諸如  $\Delta - \Sigma$  調變器之類的採樣類比數位電路中用於抗混疊濾波器 (AAF)。因此，此處的分析同樣適用於 AAF 和其他差模訊號電路。

圖 4: 共模 RC 濾波器和差模 RC 濾波器。



共模濾波器尤其值得關注，因為當電路出現不平衡時 (即兩條輸入訊號路徑的時間常數不相等時)，其可能會成為雜訊的傳播媒介。考慮到元件容差、溫度係數、電壓係數等因素，此種不平衡是一種常見的情況。在存在電雜訊的環境中，共模濾波器的共模抑制能力決定了有多少雜訊可能會注入到差模通道中。此種注入的雜訊會降低目標訊號 (差模通道訊號) 的訊號雜訊比 (SNR)。這稱為共模至差模轉換 (共模轉

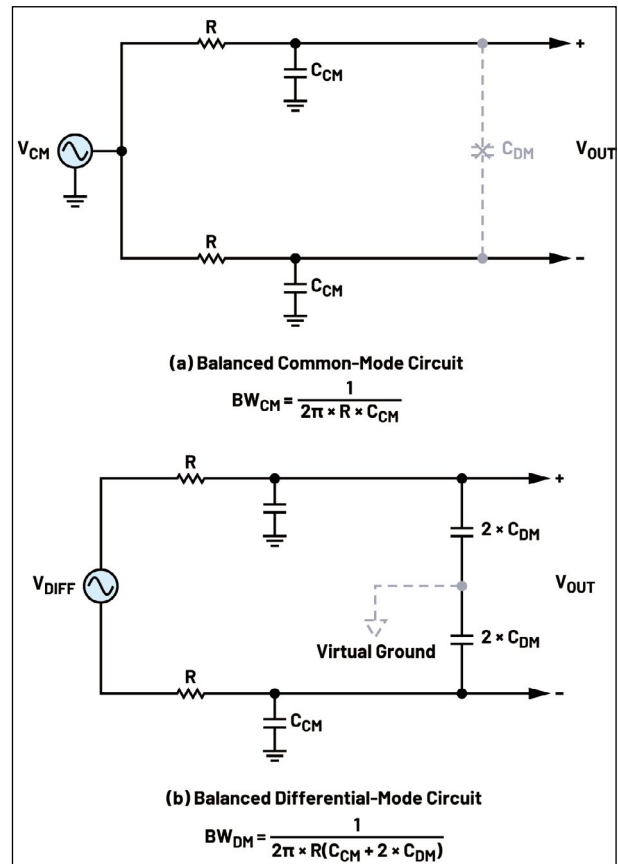
差模)。透過預估電氣環境，設計人員可以採用適量的元件匹配措施來減少共模至差模的轉換。

## 實用頻寬近似計算

在分析共模轉差模傳遞函數之前，我們不妨先計算平衡共模轉差模濾波器的共模和差模電路頻寬。這些計算不僅能為設計人員在 ECG/BioZ 應用中進行電路調諧，提供一系列實用的公式依據，還能輔助理解共模至差模轉換運算式的深層含義。

圖 5 展示了平衡共模配置和平衡差模配置的等效電路。在圖 5a 中，平衡共模電路在輸出端產生相同的訊號位準 ( $V_{OUT} = 0$  V)。因此，差模電容  $C_{DM}$  不會影響電路頻寬，所以在等效電路模型中可以將其去除。共模頻寬由  $R \times C_{CM}$  的時間常數決定。

圖 5: (a) 平衡共模電路和 (b) 平衡差模電路。



在圖 5b 中，應用了電路鏡像技術，用兩個數值為  $2 \times C_{DM}$  ( $C_{DM}$  等效阻抗) 的串聯電容代替差模電容。對於平衡電路而言，在  $2 \times C_{DM}$  電容之間存在一個虛地點，這就產生了兩條完全相同的支路，其中任意一條支路都能決定電路的頻寬。差模頻寬由  $R(C_{CM} + 2 \times C_{DM})$  的時間常數來設定。

儘管這些實用的頻寬運算式很有用，但它們只是理想值。任何電路不平衡都會影響共模和差模頻寬。雖然電路不平衡可能會導致差模訊號強度減弱 (差模至共模轉換)，但這可以透過增加後續級的增益來彌補。另一方面，在外部存在雜訊的環境中，電路不平衡會透過共模轉差模轉換導致差模通道的訊號雜訊比下降。

## 共模轉差模傳遞函數

圖 6 展示了一個共模轉差模電路分析的等效拓撲結構：橋式電路。

自十九世紀中葉以來，橋式電路 (例如惠斯通電橋) 就已得到了廣泛應用。儘管橋式電

路在眾多領域都有應用，但它在這裡用於一種分析工具。圖 7 著重展示了通用橋式電路的傳遞函數方程式 (由惠斯通電橋推導擴展而來)。

將這些公式應用於圖 6 中的電路，可得到以下共模至差模轉換的傳遞函數：

$$\frac{V_0}{V_{CM}} = \frac{V_{DIFF}}{V_{CM}} = \frac{s(R1 + R2)(C1 \parallel C2) + 1}{s(R1 + R2)(C_{DIFF} + C1 \parallel C2) + 1} \times \frac{s(\tau_2 - \tau_1)}{(1 + s \times \tau_1)(1 + s \times \tau_2)} \quad (1)$$

where  $s = j\omega$ ,  $\tau_1 = R1 \times C1$ ,  $\tau_2 = R2 \times C2$

請注意，這個傳遞函數有三個極點和兩個零點。從系統工程的角度來看，這是一個 3 階 1 型系統傳遞函數。公式 2 展示了通用的公式形式，突出了電路不平衡的影響 (即當  $\tau_2 \neq \tau_1$  時)。

$$\frac{V_0}{V_{CM}} = \frac{V_{DIFF}}{V_{CM}} = G_0 \times \frac{s(s + z1)}{(s + p0)(s + p1)(s + p2)} \quad (2)$$

$$G_0: G_0 = \tau_2 - \tau_1 = R2 \times C2 - R1 \times C1, \quad z0: s = 0 \text{ (DC)},$$

$$z1: s = \frac{C1 + C2}{C1 \times C2(R1 + R2)},$$

$$p0: s = \frac{1}{(R1 + R2) \left( C_{DIFF} + \frac{C1 \times C2}{C1 + C2} \right)}, \quad p1: s = \frac{1}{R1 \times C1},$$

$$p2: s = \frac{1}{R2 \times C2}$$

圖 6: 用於共模轉差模電路分析的電路拓撲結構。

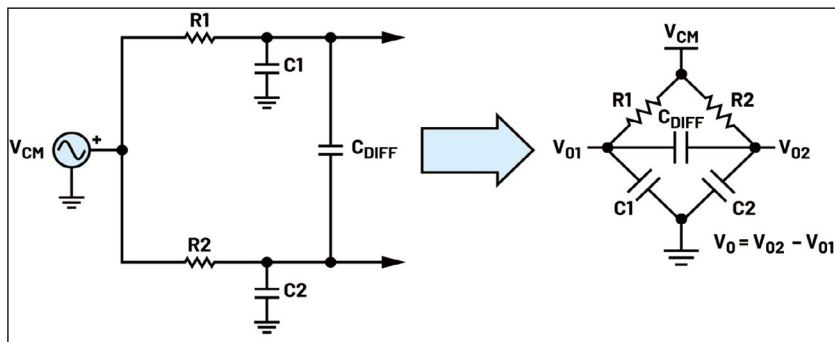
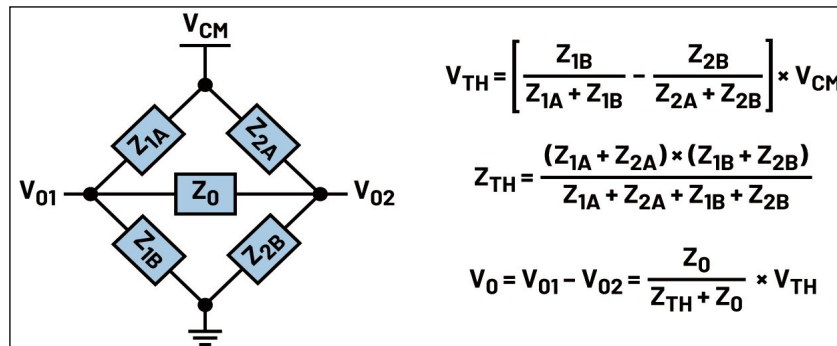


圖 7: 橋式電路 (惠斯通電橋)。



令人驚訝的是，對於僅有五個被動元件的情況而言，這個包含五項的傳遞函數相當複雜。研究各個單獨的項有助於深入瞭解如何進行可能的簡化。極點  $p1$  和  $p2$  將確定兩個較高的頻率轉捩點，而極點  $p0$  將確定一個較低的頻率轉捩點。預設情況下 (由於存在額外的電容)， $BW_{p0} < BW_{p1} \approx BW_{p2}$ 。如果採用了較大的  $C_{DIFF}$  ( $C_{DIFF} \gg C1 \parallel C2$ )，則較低頻率 (即低於  $BW_{p0}$ ) 的共模雜訊傳遞對於  $C1$  和  $C2$  的不匹配將變得不那麼敏感。

## 實用共模轉差模傳遞函數近似值

參考圖 5 中的頻寬近似值，請注意，極點  $p_1$  和  $p_2$  與共模頻寬相對應。此外，如果  $R_1 \approx R_2$  且  $C_1 \approx C_2$ ，極點  $p_0$  則與差模頻寬相對應（具體推導過程留給讀者自行完成）。

進一步來看，如果  $R_1 \approx R_2$  且  $C_1 \approx C_2$ ，零點  $Z_1$  近似等於兩個極點  $p_1$  和  $p_2$  中的任意一個。消去一對近似相等的極點 / 零點，不僅會簡化我們的運算式，還能得到一個實用的傳遞函數近似值。

被消去的這對極點 / 零點在低頻時不會影響共模轉差模的增益。在高頻情況下（對於調幅 (AM) 無線電發射而言，頻率  $\geq 535$  kHz 時），根據 EMI 濾波器的不匹配程度，它確實會帶來一些增益誤差。

近似的共模轉差模轉換傳遞函數為：

$$\frac{V_0}{V_{CM}} = \frac{V_{DIFF}}{V_{CM}} \approx \frac{s(\tau_2 - \tau_1)}{s(R_1 + R_2)(C_{DIFF} + C_1 \parallel C_2) + 1} \times \frac{1}{(1 + s \times \tau_1)} \approx \frac{s(\tau_2 - \tau_1)}{(s + p_0)(s + p_1)} \quad (3)$$

註：運算式中保留了極點  $p_1$ ，假定其相較於極點  $p_2$  設定了一個更高的轉折頻率。這個極點對更高頻率的衰減會有更大的影響。

對公式 3 進行分析可以發現，當分子中的兩個時間常數相等時，電路處於完全平衡狀態，此時傳遞增益為零（即具有無限大的共模抑制能力）。雖然從理論上來說這是可能的，但在實際中這種情況非常罕見。即便有人手動對電路進行平衡調節，諸多其他因素（諸如元件老化、溫度變化、電壓影響等）仍會致使電路偏離這種理想狀態。對設計人員而言，應當投入更多時間來瞭解共模轉差模轉換對元件容差的敏感程度。這將有助於為共模電磁干擾雜訊設定初始的抑制級別。

註：共模轉差模 EMI 濾波器通常不被視為精密電路。其應用於環境雜訊訊號強度不太明

確的情形。正因如此，它的目的在協助抑制常見的已知噪音源（例如電力線干擾、調幅無線電干擾等）。

在跨越了「無限之橋」後，讓我們回到現實世界，要明白，電路不平衡才是常態。實際上，我們關注的重點正是最壞情況下的電路不平衡狀態。重新審視公式 3，請注意，該傳遞函數以 20 dB/dec 的速率上升，在低頻極點 ( $f_L$ ) 處趨於平緩，然後在高於高頻極點 ( $f_H$ ) 的頻率段以 -20 dB/dec 的速率下降。中心頻率可以透過取兩個極點頻率的幾何平均值來近似計算。然而，這種近似計算的誤差會隨著元件失配程度的增加而增大。對於較大的失配誤差（例如，容差為  $\pm 1\%$  的電阻和容差為  $\pm 20\%$  的電容），建議（透過手動分析和 / 或模擬的方式）找出在相移為  $-180^\circ$  時的峰值增益。

峰值中頻增益的近似計算方法如下：

$$\frac{V_{DIFF}}{V_{CM}} (\text{peak}) \approx \frac{s(\tau_2 - \tau_1)}{s(R_1 + R_2)(C_{DIFF} + C_1 \parallel C_2) + 1} = \frac{\tau_2 - \tau_1}{(R_1 + R_2)(C_{DIFF} + C_1 \parallel C_2)} \quad (4)$$

如果  $C_{DIFF} \gg C_1 \approx C_2$ ，則峰值中頻增益可以進一步簡化，如下所示：

$$\frac{V_{DIFF}}{V_{CM}} (\text{peak}) \approx \frac{R_2 \times C_2 - R_1 \times C_1}{(R_1 + R_2)C_{DIFF}} \quad (5)$$

如果對所有元件都選擇用  $\delta$  表示的相同容差，公式 5 可簡化為：

$$\frac{V_{DIFF}}{V_{CM}} (\text{peak mid-freq}) \approx \frac{2 C_{CM}}{C_{DIFF}} \times \delta \quad (6)$$

Where  $C_{CM} = C_1 = C_2$

雖然從設計的角度來看，這（選擇具有相同容差的元件）在某種程度上具有一定的侷限性，但它強調了一個要點，即電容比（共模電容與差模電容之比）越小，電路對共模雜訊的衰減能力就越強。

回到公式 5，在分析電路在最壞容差條件下



的情況時，假定元件的值是有偏差的，使得分子達到最大值。RC 時間常數的失配 ( 電路不平衡 ) 越大，更多的共模雜訊就會混入差模通道中。將注意力轉向分母項，注意到電阻之和簡單來說就是標稱電阻的兩倍，運算式可以簡化如下：

$$(R1 + R2) = [R(1 + \delta) + R(1 - \delta)] = 2R \quad (7)$$

把公式 7 代入公式 5，得到：

$$\frac{V_{DIFF}}{V_{CM}} (\text{peak}) \approx \frac{R2 \times C2 - R1 \times C1}{2 \times RC_{DIFF}} \quad (8)$$

公式 8 是一個非常簡單且實用的共模轉差模轉換中頻增益的近似公式：即共模時間常數失配值除以標稱差模時間常數。只要  $C_{DIFF}$  很大 ( $C_{DIFF} \geq 100 \times (C1 \text{ 和 } C2 \text{ 的值})$ )，公式 8 就相當精準。

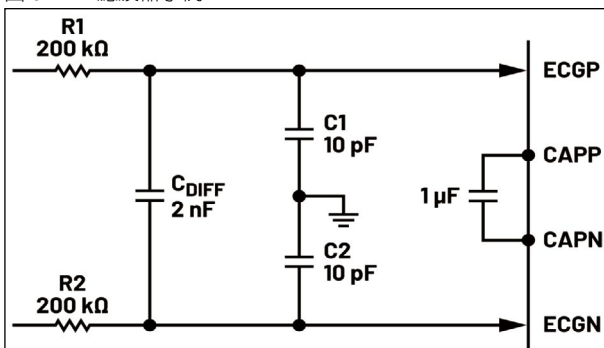
有人可能會想隨意增大  $C_{DIFF}$  的值，以降低分子 ( 即電阻電容時間常數失配 ) 的敏感度。但此種做法是受限的，因為其會設定差模通道的頻寬 ( 也就是我們所關注的訊號的頻寬 )。因此，需要進行權衡取舍。

現在，可以利用峰值中頻增益以及低頻和高頻轉折頻率，來近似估算在 50 Hz/60 Hz ( 潛在電力線干擾 ) 和 535 kHz ( 潛在的 AM 無線電頻譜干擾的低頻端 ) 時的共模抑制能力。以下的例子著重說明了這一點。

## 共模轉差模傳遞函數示例

我們假設每個元件都有 0.1% 的容差。這

圖 8: EMI 濾波器示例。



將提供一個參考水準，以便與其他 EMI 濾波器電路場景進行比較 ( 見圖 8 )。對於最壞情況 (wc) 下的抑制近似計算，請使用以下數值：

$$\begin{aligned} R1 &= 200K \times (0.999) & C1 &= 10 \text{ pF} \times (0.999) \\ R2 &= 200K \times (1.001) & C2 &= 10 \text{ pF} \times (1.001) \\ C_{DIFF} &= 2000 \text{ pF} \times (0.999) \end{aligned} \quad (9)$$

應用公式 8：

$$\frac{V_{DIFF}}{V_{CM}} (\text{wc}) \approx \frac{(200.2K)(10.01 \text{ pF}) - (199.8K)(9.99 \text{ pF})}{(400K)(1.998 \text{ nF})} = \frac{8 \text{ ns}}{799.2 \text{ μs}} \quad 10.01 \times 10^{-6} \text{ } (-100 \text{ dB}) \quad (10)$$

請注意，前面運算式的分母是低頻轉折頻率的時間常數，我們可以很容易地計算出  $f_L$ ：

$$F_H \approx (2\pi \times (199.8K)(9.99 \text{ pF}))^{-1} = 79.7 \text{ kHz} \quad (12)$$

現在使用較小的 RC 時間常數來確定較高頻率的極點：

$$F_L \approx (2\pi \times 799.2 \text{ μs})^{-1} = 199 \text{ Hz} \quad (11)$$

有了這些數值，我們現在可以按如下方式估算在 50 Hz/60 Hz 和 535 kHz 時的衰減：

$$G_v(\text{dB}) \text{ at } 50 \text{ Hz} \approx G_0 - 10 \log \left[ 1 + \frac{f_c^2}{f^2} \right] = -100 \text{ dB} - 10 \log \quad (13)$$

$$\left[ 1 + \frac{(199 \text{ Hz})^2}{(50 \text{ Hz})^2} \right] = -112 \text{ dB}$$

$$G_v(\text{dB}) \text{ at } 60 \text{ Hz} \approx G_0 - 10 \log \left[ 1 + \frac{f_c^2}{f^2} \right] = -100 \text{ dB} - 10 \log \quad (14)$$

$$\left[ 1 + \frac{(199 \text{ Hz})^2}{(60 \text{ Hz})^2} \right] = -111 \text{ dB}$$

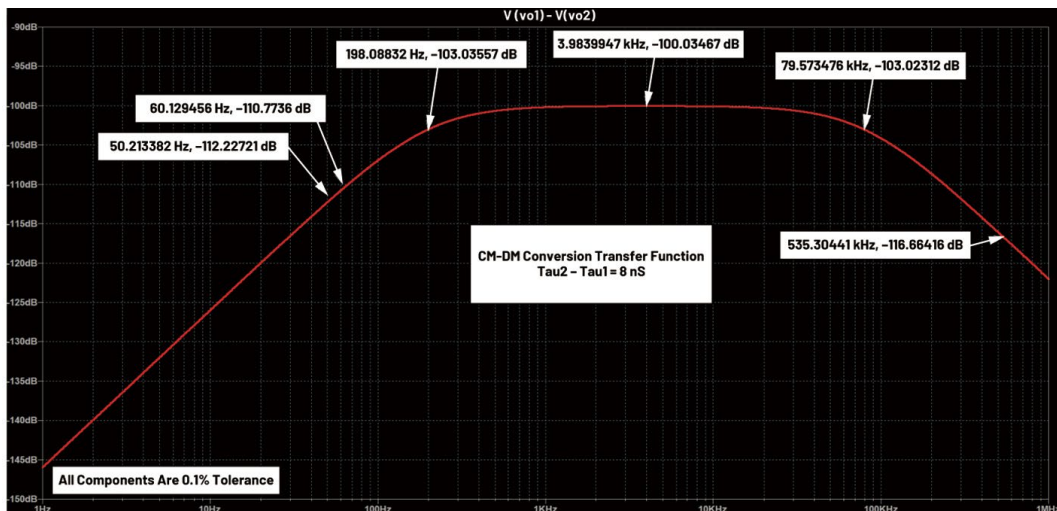
$$G_v(\text{dB}) \text{ at } 535 \text{ kHz} \approx G_0 - 10 \log \left[ 1 + \frac{f^2}{f_c^2} \right] = -100 \text{ dB} - 10 \log \quad (15)$$

$$\left[ 1 + \frac{(535 \text{ kHz})^2}{(79.7 \text{ kHz})^2} \right] = -117 \text{ dB}$$

這些手動計算結果與電路模擬結果非常吻合 ( 見圖 9 )。請記住，這並不是一個精密電路。對於 EMI 濾波器的應用來說，幾分貝 (dB) 以內的近似值通常是可以接受的。

表 1 重點顯示了該電路在 50 Hz/60 Hz 和 535 kHz 頻率下，針對不同元件容差水準的共模轉差模抑制能力。第一種情況 ( 容差為

圖 9: 使用容差為 0.1% 的元件對 EMI 濾波器進行的 LTspice 模擬。



± 0.1%) 在某種程度上是一個任意參考點，基於在實驗室工作台手動測量被動元件而設定。其他情況則反映了市面上常見的電阻和電容的

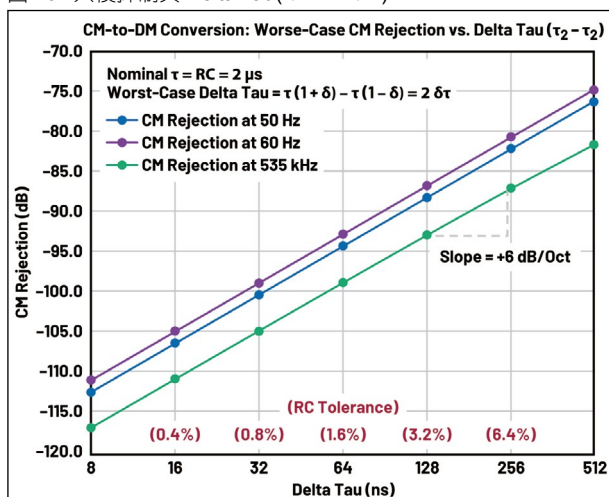
圖 10: 共模抑制與 Delta Tau ( $\tau_2 - \tau_1$ )。

表 1: EMI 濾波器共模轉差模衰減估算

| 最壞情況下共模轉差模的衰減估算   |                     |                |                 |                          |                 |                 |
|-------------------|---------------------|----------------|-----------------|--------------------------|-----------------|-----------------|
| 場景                | 抑制能力估算 (公式 4——手動計算) |                |                 | EMI 濾波器衰減 (LTspice 模擬結果) |                 |                 |
|                   | Gv(dB)at 50 Hz      | Gv(dB)at 60 Hz | Gv(dB)at 535kHz | Gv(dB) at 50Hz           | Gv(dB) at 60 Hz | Gv(dB)at 535kHz |
| 所有元件 0.1%         | -112.3              | -110.8         | -116.6          | -112.3                   | -110.8          | -116.7          |
| 所有電阻 1% ; 電容 0.1% | -97.5               | -96.0          | -101.7          | -97.4                    | -96.0           | -101.9          |
| 所有元件 1%           | -92.3               | -90.8          | -96.4           | -92.2                    | -90.8           | -96.6           |
| 所有電阻 1% ; 電容 5%   | -82.7               | -81.2          | -86.2           | -82.7                    | -81.2           | -86.7           |
| 所有電阻 1% ; 電容 10%  | -77.4               | -75.9          | -80.0           | -77.4                    | -75.9           | -81.0           |
| 所有電阻 1% ; 電容 20%  | -71.7               | -70.2          | -72.3           | -71.7                    | -70.2           | -74.3           |

容差水準，以便進行比較。

請注意，在進行最壞情況的估計時，RC 時間常數的容差會翻倍。也就是說，如果差模電路的一側增加 X 個百分點，另一側可能會減少 X 個百分點。

例如，如果 R1 和 R2 是容差為 1% 的元件，C1 和 C2 是容差為 10% 的元件，那麼最壞情況下的 RC 時間常數失配率為 22%。與容差為 0.1% (即時間常數失配為 8 ns) 的參考情況相比，440 ns (22%) 的失配會使共模抑制能力降低 35 dB。這無疑是相當大的損耗！至於這種損耗能否被接受，需視具體使用場景而定。

圖 10 展示了共模抑制比與 Telta Tau 的關係曲線，其中 Telta Tau 表示 RC 時間常數失配量。在底部橫軸旁，幾個對應的 RC 容差水準以紅色標註。為作說明，64 ns Delta Tau 水準對應於 1.6% 的 RC 容差 ( $64 \text{ ns} / 2 \mu\text{s} = 3.2\%$  最壞情況失配 = ± 1.6% RC 容差)。從該曲線圖的斜率可知，每當 RC 時間常數失配量翻倍時，共模抑制比就會降低 6 dB。

## 要點總結

- 預測並驗證電磁干擾 (EMI) 環境。
- 等效的共模轉差模電路是一種橋式電路，屬於非線性電路。
- 透過合理選擇  $C_{DIFF}$ ，設計人員能夠利用公式 8 及計算得出的轉折頻率，輕鬆估算共模轉差模的轉換情況。
- 增大  $C_{DIFF}$  的值，會降低電路對  $C1$  和  $C2$  之間失配的敏感度，也會降低對  $\Delta\tau$  (即共模  $RC$  時間常數失配) 的敏感度。
- 根據一階近似，每當  $RC$  失配量翻倍時，共模抑制比就會下降 6 dB。
- 元件製造容差只是其中一個影響因素。溫度、電壓以及元件老化也會對元件之間的失配產生影響。
- 所有的計算都是基於最壞情況下的失配進行的。其他任何情況只會使電路性能更好，最終達到理想的無限大共模抑制比。
- 分析並理解所用的電路，找出性能方面的權衡取舍及適用的近似計算方法。不要僅僅依靠模擬來進行設計。
- 這種分析方法可以擴展應用到 AAF 的設計中。

## 針對 ECG 應用調整 EMI 濾波器

為 ECG 應用設計 EMI 濾波器時，首先要設定差模訊號頻寬。在健康應用場景中，通常以心率的  $R'-R'$  測量為目標，這可以在較低的頻寬 (40 Hz) 下實現，而心律失常檢測應用則需要更高的頻寬 (256 Hz)。

在此示例中，將為心律失常檢測應用設計一個頻寬為 256 Hz 的 EMI 濾波器。根據 IEC 60601-1 安全合規性要求，電阻值存在一個最低限度。具體而言，為了保護患者，單一故障條件下的直流電必須限制在 50  $\mu A$  以內。

因此，如果 ECG AFE IC (例如 MAX30001、MAX30003、MAX30005、MAX86176 或 MAX86178) 由 1.8 V 電源供電，則最小電阻值應為 36 k $\Omega$  (1.8 V/50  $\mu A$ )。

在選擇電阻值之前，有必要重新審視一下公式 5。透過增大分母的值 (增加電阻值，同時保持  $C_{DIFF}$  與  $C_{CM}$  比率恆定)，可以降低共模到差模的轉換。雖然這在設計上有一定的彈性，但電阻會產生詹森熱雜訊，這種雜訊可能會導致差模訊號出現誤差。為了大幅減少這種噪音源，建議電阻值小於兆歐 (M $\Omega$ ) 級。

我們將設計目標設定如下：

- 差模通道頻寬 = 282 Hz (允許與標稱的 256 Hz 有 10% 的誤差)。
- 共模通道頻寬 = 48.2 kHz (允許與標稱的 53.5 kHz 有 10% 的誤差，比最低 AM 無線電波段的 535 kHz 低一個數量級)。

註：初始容差假設僅僅是起始參考，假定共模  $RC$  時間常數大約有 10% 的容差。

- 使用 10 pF 電容並且  $f_c = 48.2$  kHz 時，計算所得的電阻值應為 330.2 k $\Omega$ 。

根據圖 5 中提供的差模頻寬公式計算  $C_{DIFF}$  值，得到 851.3 pF。

選擇電阻值為 330 k $\Omega$ 、容差為 0.1% 的電阻。為實現更好的共模抑制效果，建議選用精度 (容差) 更高的電阻。透過合理選擇差模電容的值，可以降低電路對共模電容的敏感度。因此，兩個共模電容可以具有較大的容差，這樣還能節省成本。

註：當使用幹電極進行 ECG 測量時，通常不建議使用 EMI 濾波器。這是因為，對於幹電極與組織之間較高的阻抗介面而言，EMI 濾波器提供了一條較低阻抗的路徑。從根本上來說，EMI 濾波器會使 AFE 元件中儀錶放大器的高共模抑制能力失效。如果無法在所有環境條

件下做到極其精準的匹配，EMI 濾波器可能會降低整個系統的共模抑制性能。

計算得出的電阻和電容值並不總是與市面上可採購到的元件相匹配。因此，設計人員需要進行研究，並根據尺寸、成本、容差、溫度係數、電壓應力、老化等因素，選擇所能得到的最接近的元件值。此處的分析僅考慮了標稱製造容差示例所產生的影響。建議設計人員深入分析具體應用場景，以便充分考慮所有相關的變化因素。

選擇以下 EMI 濾波器設計元件：

$R1 = R2 = 330 \text{ k}\Omega$ ，0.1%； $C1 = C2 = 10 \text{ pF}^*$ ，10%； $C_{\text{DIFF}} = 850 \text{ pF}$ ，10%

\* 由於 PCB 存在雜散電容，不建議使用電容值較低的電容器。

使用公式 8 及用於計算一階升緣和降緣衰減的公式，可得出以下電路特性：

■ 共模頻寬  $\approx (2\pi \times (330 \text{ k})(10 \text{ pF}))^{-1} = 48.2 \text{ kHz}$  標稱值；頻寬（容差）範圍：43.8 kHz 至 53.6 kHz

■ 差模頻寬  $\approx (2\pi \times (330 \text{ k})(10 \text{ pF} + 2 \times 850 \text{ pF}))^{-1} = 282 \text{ kHz}$  標稱值；頻寬（容差）範圍：257 Hz 至 313 Hz

■ 50 Hz 時的最壞情況下的共模抑制  $= -74 \text{ dB}$

■ 60 Hz 時的最壞情況下的共模抑制  $= -72 \text{ dB}$

■ 535 kHz 時的最壞情況下的共模抑制  $= -78 \text{ dB}$

使用一種名為 Spice 的電路模擬軟體來驗證上述計算結果（具體的計算和模擬過程留給讀者自行完成）。對於最壞情況場景，使用 LTspice 軟體進行的模擬可得出以下結果：

■  $F_H = 49 \text{ kHz}$  和  $F_L = 311 \text{ Hz}$

■ 50 Hz 時的最壞情況下的共模抑制  $= -74 \text{ dB}$ ，

60 Hz 時的最壞情況下的共模抑制  $= -72 \text{ dB}$

■ 535 kHz 時的最壞情況下的共模抑制  $= -78.6 \text{ dB}^*$

\* 如前文所述，極點 / 零點項的抵消會給高頻衰減近似計算帶來一定誤差。在此實例中，我們的估算值在

535kHz 處與實際值相差 0.6 dB。

請注意，採用容差更小的電容器可以提高抑制水準。有鑑於 EMI 濾波器會直接影響前端電子元件的共模抑制性能，甚至可能導致前端放大器的共模抑制作用形同虛設，採取此一措施顯得尤為必要。

## 針對 BioZ 應用調整 EMI 濾波器

為 BioZ 應用設計 EMI 濾波器時，首先要做的同樣是設定差模訊號頻寬。然而，BioZ 技術涉及將交流訊號注入人體組織，然後對返回訊號的幅度和相位資訊進行分析。因此，濾波器產生的任何相位失真都會引入訊號誤差。

為避免相位失真，建議將差模轉折頻率設定為比驅動頻率高出幾個數量級。MAX30001 BioZ 電路提供了 125 Hz 至 131.072 kHz 的注入訊號範圍。由於差模頻寬不能大於共模頻寬，因此將差模頻率轉折設定為 535 Hz，同時將標稱共模轉折頻率設定為 53.5 kHz（比 AM 無線電波段低一個數量級）。

我們將設計目標設定如下：

■ 差模通道頻寬 = 595 Hz（允許與標稱的 535 Hz 有 10% 的誤差）。

■ 共模通道頻寬 = 48.2 kHz（允許與標稱的 53.5 kHz 有 10% 的誤差，比最低 AM 無線電波段的 535 kHz 低一個數量級）。

註：初始容差假設僅僅是起始參考，假定共模 RC 時間常數大約有 10% 的容差。

■ 使用 10 pF 電容並且  $f_c = 48.2 \text{ kHz}$  時，電阻應為 330.2 k $\Omega$ 。

■ 根據圖 5 中提供的差模頻寬公式計算  $C_{\text{DIFF}}$  值，得到 400 pF。

選擇以下 EMI 濾波器設計元件：

$R1 = R2 = 330 \text{ k}\Omega$ ，0.1%； $C1 = C2 = 10 \text{ pF}^*$ ，10%； $C_{\text{DIFF}} = 400 \text{ pF}$ ，10%

\* 由於 PCB 存在雜散電容，不建議使用電容值較低的



電容器。

使用公式 8 及用於計算一階升緣和降緣衰減的公式，可得出以下電路特性：

■ 共模頻寬  $\approx (2\pi \times (330 \text{ k})(10 \text{ pF}))^{-1} = 48.2$  kHz 標稱值；頻寬 (容差) 範圍：43.8 kHz 至 53.6 kHz

■ 差模頻寬  $\approx (2\pi \times (330 \text{ k})(10 \text{ pF} + 2 \times 400 \text{ pF}))^{-1} = 595 \text{ Hz}$  標稱值；頻寬 (容差) 範圍：542 Hz 至 661 Hz

■ 50 Hz 時的最壞情況下的共模抑制  $= -73.6 \text{ dB}$

■ 60 Hz 時的最壞情況下的共模抑制  $= -72.2 \text{ dB}$

■ 535 kHz 時的最壞情況下的共模抑制  $= -71.2 \text{ dB}$

使用了一種名為 Spice 的電路模擬軟體來驗證上述計算結果 (具體的計算和模擬過程留給讀者自行完成)。對於最壞情況場景，使用 LTspice 軟體進行的模擬得出了以下結果：

■  $F_H = 49 \text{ kHz}$  和  $F_L = 311 \text{ Hz}$

■ 50 Hz 時的最壞情況下的共模抑制  $= -73.6 \text{ dB}$ ，

60 Hz 時的最壞情況下的共模抑制  $= -72 \text{ dB}$

■ 535 kHz 時的最壞情況下的共模抑制  $= -72 \text{ dB}^*$

\* 如上文所述，極點 / 零點項的抵消會給高頻衰減近似計算帶來一定誤差。在此用例中，我們的估算值在 535kHz 處與實際值相差 0.8 dB。

## 關於 BioZ 應用中 EMI 濾波器的最後幾點思考

在為 BioZ 應用設計 EMI 濾波器時，如果注入訊號頻率較高 (大於 535 Hz)，對 AM 無線電頻段的共模抑制能力將會減弱。此外，較高的 BioZ 注入頻率會促使設計採用電阻值更低的電阻。使用 36 kΩ 的電阻 (這是在電源電壓為 1.8 V 時，為符合 IEC 60601-1 安全標準而計算得出的值)，搭配 10 pF 的電容，可將共模頻寬設定在 440 kHz 左右。將差模轉折頻率降低兩個數量級，會把注入頻率限制在 4 kHz 左右。如果需要更高的 BioZ 注入頻率 (比如 MAX30001

的最大注入頻率為 131 kHz)，則需要使用電阻值更低的電阻。

## 共模抑制比與共模轉差模轉換

共模抑制比 (CMRR) 與共模轉差模轉換存在反向關聯特性。CMRR 是一個正項 (通常情況下)，共模轉差模傳遞函數則是電路增益，其值通常小於 1 V/V (即一個負的 dB 值)。需要注意的是，CMRR 運算式中的增益項僅僅是輸出訊號與輸入訊號的比值，透過對 CMRR 運算式進行重新整理，可以透過公式 16 來說明這種關係。

$$\begin{aligned} CMRR(\text{dB}) &= -20\log\left(\frac{A_D}{|A_{CM}|}\right) = 20\log\left(\frac{\frac{V_O}{V_{DIFF}^*}}{\frac{V_O}{V_{CM}}}\right) \\ &= 20\log\left(\frac{V_{CM}}{V_{DIFF}^*}\right) \end{aligned} \quad (16)$$

\* 這是 VDIFF，RTI (折合到輸入端)。

CMRR 是用於比較不同電路性能的一個實用指標。儘管具有自身的作用，但其無法直接解釋在 EMI 濾波器電路的傳遞函數中所發生的共模轉差模行為。有鑑於此，本文採用的分析方法將能夠更有效地評估和解釋不平衡 EMI 濾波器所帶來的影響。

## 結論

本文探討了關於傳統共模轉差模濾波器的應用場景、工作原理及性能局限等方面的知識。在內容呈現上，儘量精簡運算過程和模擬圖表，重點在於闡釋不平衡 EMI 濾波器的數學模型。此外，文中對相關公式進行了適度簡化，並著重提煉出可供設計人員彈性運用的關鍵要點。

令人驚歎的是，看似僅由五個被動元件構成的簡易電路，一旦出現不平衡狀況，便會展現出超乎想像的複雜特性。CTA

表 1: 產生負電壓的各種拓撲結構

| 拓撲結構                         | IC 通道  | 隔離     | 此拓撲結構的<br>推薦負載電流           | 效率     | 穩壓          | 解決方案<br>成本 | 雜訊         | 示例 IC  |
|------------------------------|--------|--------|----------------------------|--------|-------------|------------|------------|--|
| 齊納二極體                        | 0      | 否      | <10 mA                     | 低      | 否           | 低          | 中          | N/A  |
| 電荷泵                          | 1      | 否      | <100 mA                    | 低      | 否           | 低          | 高          | LTC1983  |
| 電荷泵 +LDO<br>穩壓器              | 2      | 否      | <100 mA                    | 低      | 否           | 中          | 低          | LTC3265  |
| 反相降壓 -<br>升壓                 | 1<br>1 | 否<br>否 | 0.5 A 至 2 A<br>2 A 至 10 A+ | 中<br>高 | 是<br>是      | 中<br>中至高   | 低至中<br>低至中 | LTC3863、MAX17579<br>LTC3896                            |
| 使用降壓型 IC<br>的反相降壓 -<br>升壓轉換器 | 1      | 否      | 0.1 A 至 10 A+              | 高      | 是           | 低至中        | 低至中        | LT8624S  |
| 雙電感器反相<br>轉換器                | 1      | 否      | 0.1 A 至 10 A+              | 高      | 是           | 中至高        | 低          | LT8330/LT8331/(CÜK)<br>LT8333/LT8334、<br>LT8570、LT8580 |
| 反馳式                          | 1 或 2  | 是      | 0.1 A 至 10 A+              | 中      | 否 (2 個繞組以上) | 中至高        | 中至高        | LT8306   |
| 多拓撲結構<br>轉換器                 | 2 個或以上 | 否      | 0.1 A 至 3 A                | 高      | 是           | 中至高        | 低至中        | LT8582、LT8471  |
| 電源模組                         | 1 或 2  | 否      | 0.1 A 至 10 A+              | 高      | 是           | 高          | 低至中        | LTM4655、LTM8049  |

積體電路，這些產品具有不同的拓撲結構和不同的額定參數，因此所推薦的限制條件和一般特性可能帶有主觀性，並且因各個產品型號的不同而有所差異。如果您是一名設計工程師，在閱讀本文時，除了在 analog.com 上進行搜尋之外，也歡迎隨時聯繫當地的 ADI 業務辦事處諮詢最適合您設計需求的產品。

### 參考文獻

- Ryan Schnell，「用雙極性方法驅動單極性閘極驅動器」，《類比對話》，第 52 卷第 10 期，2018 年 10 月。
- 「使用具有主動放電功能的 MAX17291 升壓

轉換器積體電路從正輸入電壓產生負輸出電壓」，ADI。

- Frederik Dostal，「產生負電壓——為什麼需要在降壓 - 升壓電路中進行位準轉換」，《類比對話》，第 57 卷第 2 期，2023 年 5 月。
- 內部電源開關升壓穩壓器，ADI。
- Thomas Schaeffner，「The Best Way to Generate a Negative Voltage for your System」，Newelectronics，2018 年 1 月。
- Frederik Dostal，「The Art of Generating Negative Voltages」，Power Systems Design，2016 年 1 月。CTA

# COMPOTECHAsia 臉書

## 每週一、三、五與您分享精彩内容

<https://www.facebook.com/lookcompotech>