

以 SiC 為基礎的電子保險絲強化高壓電力系統保護效能

■作者：Ehab Tarmoom

Microchip 高功率解決方案事業部資深技術應用工程師

在邁向減碳與實現淨零排放的目標道路上，碳化矽 (SiC) 技術將在永續應用中扮演關鍵角色。這些應用可能透過新增電力電子元件（例如馬達驅動器）或升級現有電力系統以提升電壓與效率來實現。隨著電氣化系統持續擴展，對電路保護的需求也變得更加關鍵。由於零組件的維修或更換成本高昂，設計人員逐漸採用更堅固可靠的電路保護機制。僅針對配線提供保護的傳統斷路裝置，已不足以應對現今精密電子負載的需求。電子保險絲 (E-Fuse) 這類電子式中斷解決方案，除了保護配線外，還能限制流向故障負載的短路允通電流與能量，有效避免設備自損。

傳統電路保護裝置的限制

傳統保險絲屬於一次性元件，清除故障後需手動更換。為了避免誤觸發，保險絲通常設計成僅在持續高電流下熔斷。雖能保護線路，但無法有效保護敏感負載，甚至可能導致整個系統停機。此外，保險絲會隨時間劣化，影響性能，例如變得過於敏感，增加誤跳機率，或變得不敏感，需要更高電流才熔斷。

由於保險絲屬於可更換元件，可維護性設計在系統架構中變得必要，但這也可能不利於長期可靠性。保險絲、保險絲座與額外配線需

安裝於受保護電路與保險絲盒之間。保險絲盒本身通常包含面板、固定器與防塵防水墊圈。在高壓系統中，還常需加入聯鎖迴路，一旦保險絲盒打開即切斷電源。這些附加設計雖為維護所需，但也代表額外故障風險，進一步影響保險絲使用壽命。此外，高壓系統中的保險絲更換工作只能由受訓合格的技術人員執行。

另一常見的中斷方式為繼電器或接觸器，負責控制電源供應。雖然它們在高電流下的接點壓降極小，但在切換電容性負載或中斷感性電流時，其接點容易劣化。預充電電路（由繼電器與突波電阻組成）常用於將下游電容器預充至接近系統電壓的範圍（如 20V 內），藉此避免接點熔黏並潤濕接點，減少因氧化導致的高阻抗與能耗。

即使如此，接點仍會在每次激活中產生劣化，是影響壽命的主要磨耗機制之一。許多直流配電系統會在接點輸入與輸出端加入高精度電壓量測電路，以確保電壓差符合條件。電壓偵測誤差越大，接點上的電位差就越大，導致更嚴重的接點退化。當繼電器或接觸器斷開時，雖會在電路間形成氣隙，但不代表已無電連通。在許多案例中，電弧仍會於氣隙中短暫導通，進一步損耗接點材料。

高壓電子保險絲的系統級優勢

由於傳統保險絲反應不精準且無法重複使用，加上繼電器與接觸器耐用性不足，越來越

圖 1：Microchip SiC 電子保險絲展示板：快速反應與彈性保護

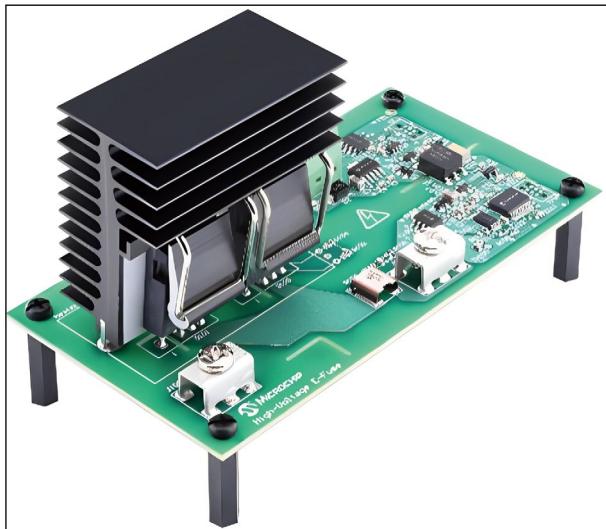


圖 2:TCC Curve

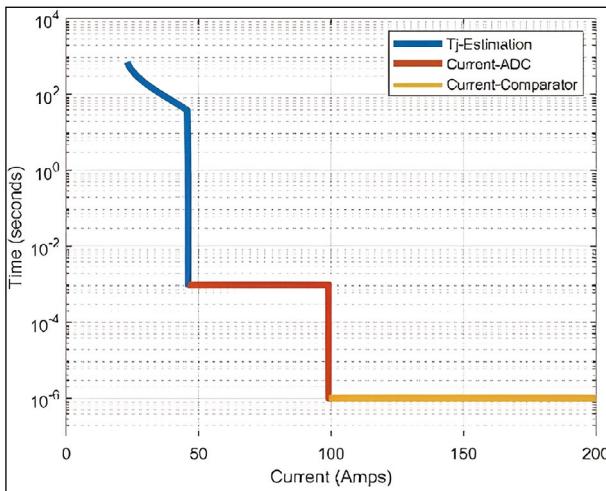
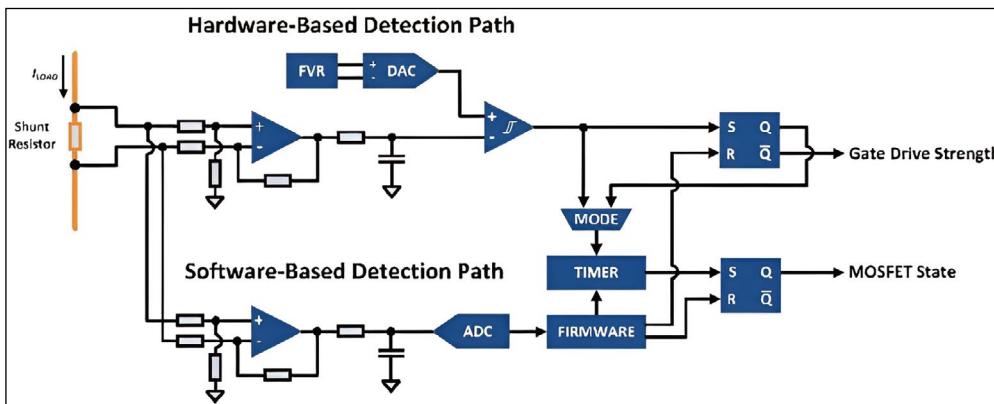


圖 3：過電流偵測與保護架構



多設計師轉向使用電子保險絲 (E-Fuse) 等固態解決方案。可靠性通常是主要考量。電子保險絲具備更高精度、更高整合度、更完整功能、可重置能力以及更長的系統運行時間。然而，最核心的驅動力在於它能顯著提升整體系統可靠性。

電子保險絲是一種可控制與可設定的固態電路中斷裝置。針對 400V 和 800V 系統，碳化矽 (SiC) 為理想的功率半導體技術，具備高耐壓、低導通阻抗與優異熱導能力。E-Fuse 可為單向或雙向半導體開關，可分別阻斷單方向或雙方向 (如源到負載與負載回源) 的電壓與電流。E-Fuse 同時整合傳統保險絲與機電繼電器的功能，並可能包含負載電流回報等附加特性，省去系統中獨立電流感測器的需求。

如圖 1 所示，Microchip 所展示的 SiC 電子保險絲板具備極快的反應速度，能將短路電流限制在數百安培範圍內。透過高頻寬電流感測電路與預設參數設計，可在 700 奈秒內偵測到短路，並於 1 至 6 微秒內清除故障 (視系統電感而定)。

其跳脫行為可依據時間 – 電流特性曲線 (TCC，見圖 2) 由軟體或透過 LIN 匯流排進行設定。該曲線結合三種偵測機制：接面溫度預估、ADC 電流取樣，以及可程式化的硬體比較邏輯。

圖 3 所示的偵測電路包含具開爾文接點的分流電阻 (提供精準電壓量測)、高 GBW 運算放大器、可設定參考值的快速比較器，以及 SR 鎖存器，可實現高速短路偵測與保護。對於

不需立即反應的過載情境，系統會由微控制器的ADC與韌體處理。此設計支援兩種工作模式：邊緣觸發(Edge-Triggered)：電流超過門檻即刻關斷。穿越模式(Ride-Through)：電流超標時將MOSFET閘極降壓以延長耐受時間。若持續超過預設時間，則斷開MOSFET；若電流回落至安全值，則恢復驅動。

卓越的短路保護能力

圖4顯示傳統30A保險絲與Microchip 30A電子保險絲進行短路測試的允通電流比較。為展現E-Fuse的高速反應能力，其測試情境下源端電感僅為保險絲測試的六分之一，使電流爬升速度提高六倍。即使如此，E-Fuse測試的電流峰值僅為216A，相比傳統保險絲高達3.6 kA的峰值表現出顯著差距。

E-Fuse清除故障的總時間為672奈秒，而傳統保險絲則為276微秒。除了清除速度快，E-Fuse的允通能量也顯著低於傳統保險絲。在本次測試中，電子保險絲允通能量僅406毫焦耳(mJ)，而保險絲高達85焦耳(J)，足足少了

兩個數量級。這樣的表現能有效避免故障負載進一步損壞。

此外，在保險絲測試中，直流母線電容完全放電，而電子保險絲保護下的電路中，450V母線僅下降2V，且持續時間不到200奈秒。這讓系統即便在故障後仍能穩定運作，不必擔心電壓驟降導致設備異常或停機。總結而言，E-Fuse清除速度快300倍、允通電流低16倍、允通能量少200倍，同時保持DC母線穩定，展現壓倒性優勢。

結語：迎向高壓系統保護的嶄新世代

如本文所示，基於碳化矽的電子保險絲解決方案不僅能更有效保護配線與負載，還能簡化系統設計與保護、控制、感測功能的整合。隨著萬物電氣化推升對更高電壓、更高效率與更低切換損耗的需求，寬能隙半導體的重要性也將日益提升。電子保險絲的導入，不僅能排除傳統保險絲維護設計的限制，更能顯著提升系統可用性、可靠性與安全性，成為未來高壓電力系統不可或缺的核心技術之一。

圖4：使用保險絲(上)與電子保險絲(下)進行短路測試

