

簡化多軌電源系統的監控和 時序控制

本文提出了優化時序協調和故障回應的實用策略，並說明相較於基本電源時序控制器方案，整合監控和工廠調整設定的 8 通道時序控制器如何有助於簡化電源管理。

■文：Camille Bianca Gomez
ADI 資深產品應用工程師

在現場可編程閘陣列 (FPGA)、專用積體電路 (ASIC) 和其他基於多軌處理器的系統中，隨著電源時序規則愈來愈嚴格、時序要求日益精準、電壓容差不斷縮小，電源管理變得越來越複雜。時序錯誤可能造成門鎖或元件永久性損壞，而監控不足可能導致無法及時發現故障，使系統穩定性受到影響。

引言

人工智慧 (AI)、資料中心、醫療健康和工業自動化領域越來越多地使用現場可編程閘陣列 (FPGA) 來實現高輸送量、低延遲運算。憑藉硬體設定能力和高效並行處理的雙重優勢，FPGA 非常適合因應大資料量的即時工作負載。

FPGA 的電源設計很少採用單電源軌。此類元件使用多個電源域：核心、輸入 / 輸出 (I/O) 組、鎖相迴路 (PLL)、高速收發器和輔助電源軌，而且每個域都有自己的電壓位準、電流特性和餘裕要求。穩健的供電網路除了要產生各電源軌之外，還必須對電源軌的上電和下電進行嚴格控制，並確保在瞬態和故障情況下，各電源軌始終處於容許的範圍以內。

在實踐中，FPGA 的電源要求通常歸結為如下幾項設計檢查事項：^{1,2}

■多電源軌：為核心、I/O、PLL、收發器和輔助域提供專用電源。

■低壓核心電源精度：核心電源軌通常運行在最低電壓以降低功耗，因此調節精度和負載階躍響應非常重要。

■嚴格的電源軌容差：每個電源軌都有各自允許的電壓視窗 (餘裕)，以確保穩定運行。

■受控的斜坡上升：管理斜坡速率和湧浪，使內部電路乾淨地啟動，且電源軌不會崩潰或過沖。

■電源時序：在接通和關斷電源時，嚴格遵循規定的電源軌順序，包括反向時序約束。

穩壓器負責電源的生成與調節，但無法保證所有電源軌的時序控制、上電順序和持續視窗監測萬無一失，尤其是在發生欠壓、故障或關斷事件時。因此，在 FPGA 電源管理設計中，需要外部時序控制器和電壓監控器來協調電源軌時序並監測運行過程中的閾值。

控制閾值和時序：實際應用中的電源 監控器 + 時序控制器

時序控制器和電壓監控器會為每個電源軌明確實現相應的時序和電壓閾值。多通道時序控制器可在當下的電源軌達到其目標電壓的預定義視窗範圍之前，暫緩啟動下一電源軌。當

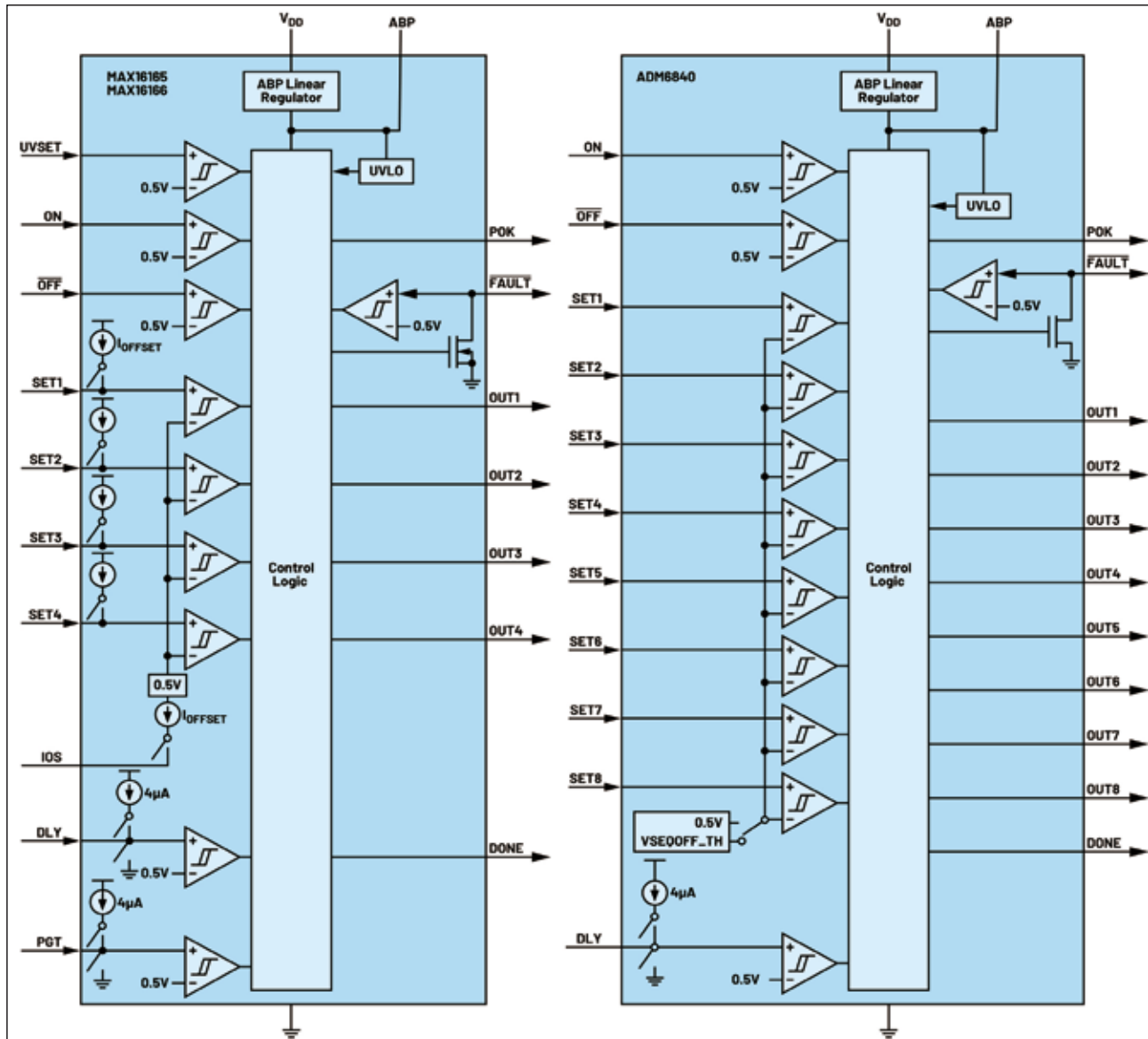
下電源軌進入該視窗後，再經過一個受控延遲，才會致能下一電源軌。此一機制有助於確保各電源軌單調上升且無突刺。

高品質電源監控器具備多電壓監測能力，閾值精度可達 $\pm 0.3\%$ ，同時支援上電復位、適當的時序控制及持續監測。只要任一電源軌超出規定範圍，電源監控器就會將重定訊號置為有效。^{3,4} 在實際應用中，如果出現欠壓或過壓情況，電源監控器會觸發受控 FPGA 復位或安全關斷，以防止系統運行失常。電源監控器與

時序控制器配合使用時，能夠確保各電源軌按照正確順序啟動，並持續監測整個系統的運行健康狀況。

ADI 提供一系列具有監控功能的電源時序控制積體電路 (IC) 產品，包括 MAX16050、MAX16165 和 MAX16025。最新產品 ADM6840 是一款可配置的時序控制器，整合監控功能，支援多達 8 個電源軌，專門為先進的 FPGA 和系統單晶片 (SoC) 平台打造。此款元件可同時管理 8 個電源軌，相較於典型的四

圖 1：MAX16165/MAX16166 和 ADM6840 功能框圖



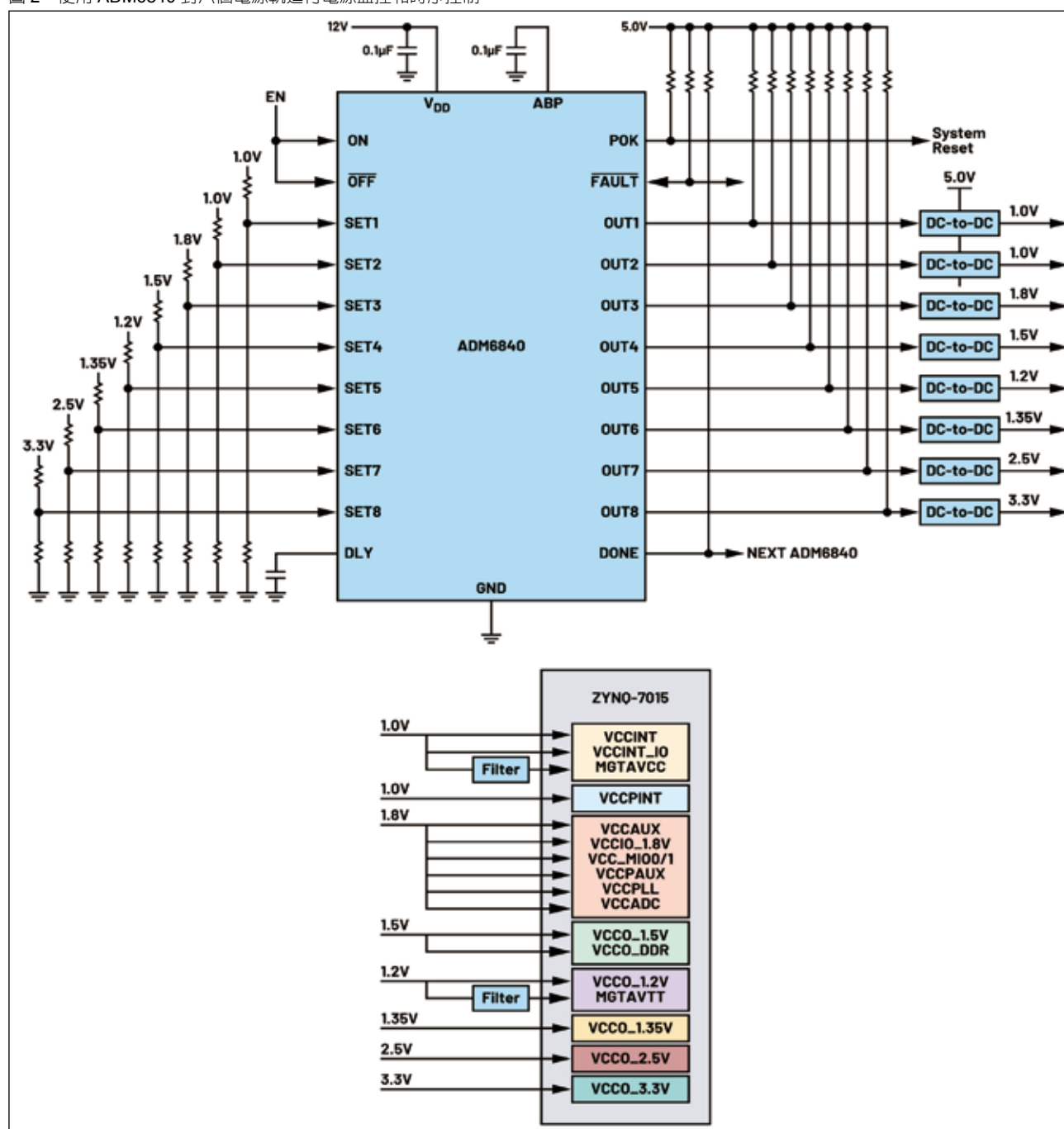
通道解決方案，所需外部元件更少，系統複雜度也更低。

優化監測和時序控制架構，簡化解決方案

ADM6840 保留了 ADI MAX16165/

MAX16166 等成熟電源時序控制器的核心時序控制與監控功能，並透過更簡單、更優化的實現方案，將支援的電源軌數量拓展至 8 個，如圖 1 所示。其設計思路是將原本需要外部配置的關鍵功能改為由工廠調整的內部選項，進而提升不同批次產品的精度、一致性和可重複性，

圖 2：使用 ADM6840 對八個電源軌進行電源監控和時序控制



並降低對元件容差和印刷電路板 (PCB) 漏電流的敏感性。這些由工廠調整的選項包括：失調電流設定 (IOS)，用於改變下降閾值以實現可靠的反序關斷；電源良好計時器 (PGT)，用於限制電源軌在上電過程中達到設定監控閾值所允許的最長時間；欠壓檢測輸入 (UVSET)，用於提供典型的 0.5V 閾值輸入以監控 VDD 或其他電源。

多個時序控制器透過菊鍊方式連接，支援更複雜的電源樹

如圖 2 所示，憑藉高通道密度，ADM6840 單一元件可支援 FPGA 的 8 個電源軌，無需串聯兩個電源時序控制器，既減少了元件數量，也降低了元件間的相互依賴性。

除了單元件支援多達 8 個電源軌外，其並完全支援以菊鍊方式連接多個 IC，進而因應更大或更複雜的 FPGA 電源樹，示例配置如圖 3 所示。設計人員可透過 DONE、ON 和 OFF 接

腳連結元件，確保所有電源軌保持協調一致的時序。憑藉這種彈性，系統架構者可在必要時將系統擴展至八個以上通道，同時依然能獲得簡化設計所帶來的好處。

憑藉電源良好計時器和關斷時序控制，滿足精密時序要求

在上電過程中，時序要求非常重要：給定電壓軌必須在規定的時間視窗內斜坡上升至其標稱值，然後下一個電源軌才能開始上電。對於現代 FPGA 和自我調整 SoC，電源軌必須單調上升，並在規定的上升時間內達到最終電壓。以 XAPP1375 為例，電壓必須在規定的斜坡週期內達到其最終值的 95% 以上，然後序列中的下一個電源軌才開始斜坡上升。⁵ 這種方法有助於確保元件正確退出上電重定 (POR) 狀態，避免因電源軌上升緩慢或不當而造成問題。AMD 或 Altera 等 FPGA 供應商在其資料手冊中提供了上電時序建議，不同 FPGA 系列的上電時序

圖 3：使用三個元件的菊鍊配置

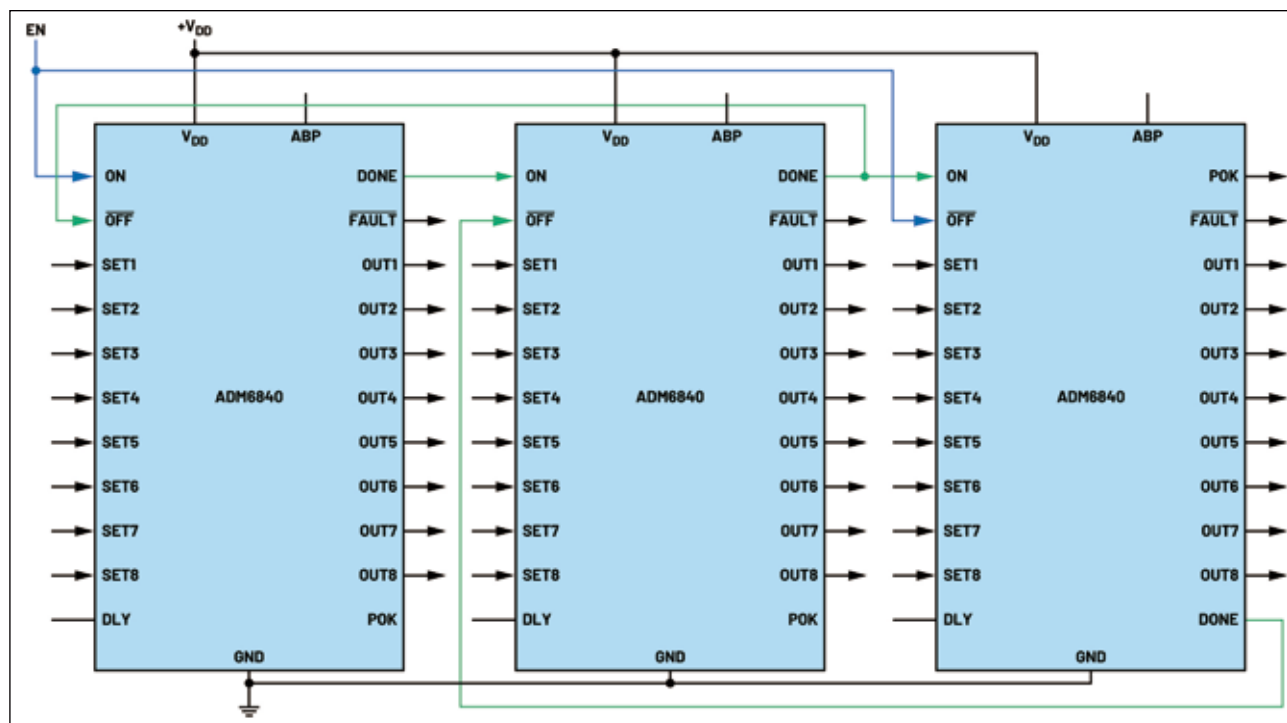
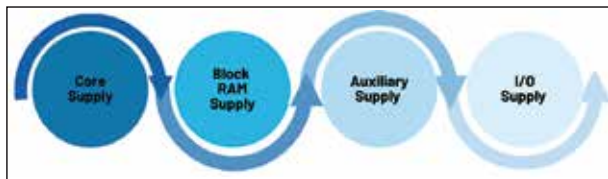


圖 4：上電時序控制範例



可能有所不同。上電時序控制實現方案的示例如圖 4 所示。

電源良好 (power-good) 計時器會驗證每個電源在上電過程中，是否在規定的時間視窗內達到設定的閾值電壓。在 ADM6840 中，為了確保一致性和可重複時序，此延遲由工廠調整，有多個選項，而不是由外部電容設定。若使用外部電容，延遲的精度可能會受到電容漏電流和容差的影響，導致時序出現偏差。

此外，在關斷過程中，需要對儲存的能量進行妥善控制，以確保關斷時序可預測，防止元件受損。高功率電源軌通常包含較大 bulk 電解電容。在關斷期間，這些電容保持充電狀態；若無適當保護，其釋放的能量足以損壞元件。因此，Altera 等 FPGA 供應商提供了關斷時序建議以降低風險。6 一般來說，推薦的關斷時序與上電時序順序相反。

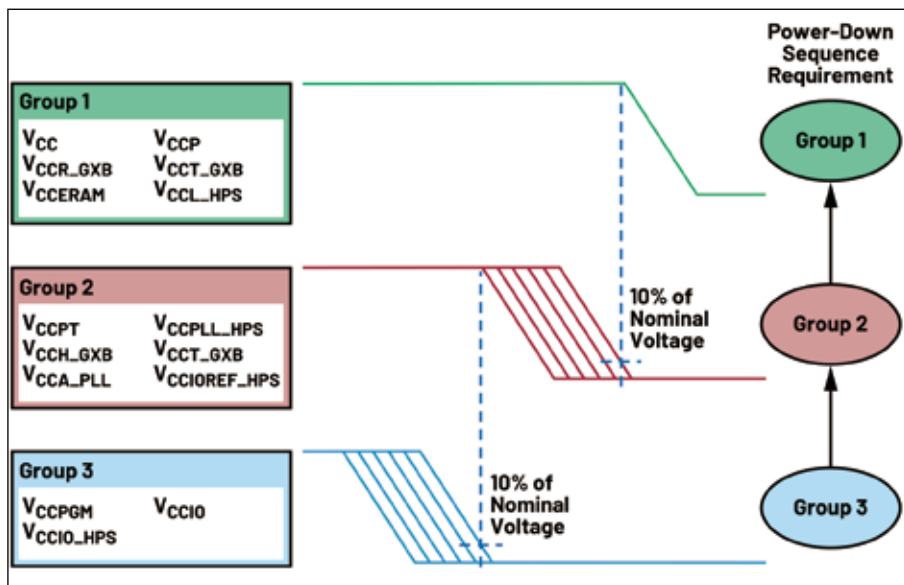
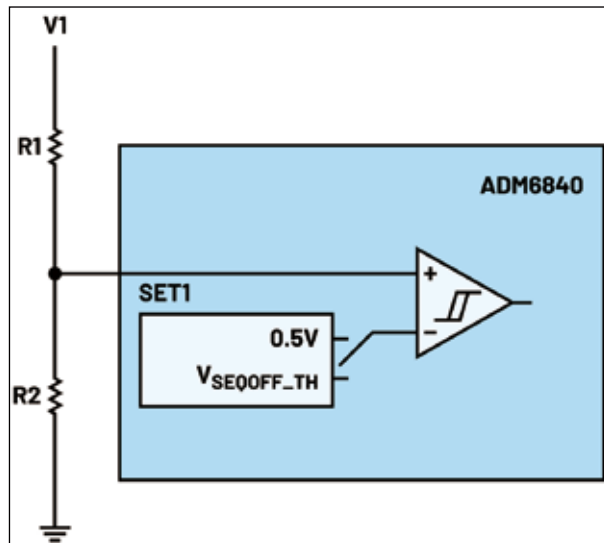
圖 5：Altera Arria 10 關斷時序組的順序⁶

圖 6：ADM6840 的關斷閾值架構



以 Altera Arria 10 元件為例，在關斷過程中，每組電源軌必須下降到其標稱電壓的 10% 以下，下一組才能開始關斷，如圖 5 所示。6 為滿足此類要求，ADM6840 實現了由工廠調整的關斷閾值 (VSEQOFF_TH) 選項 (0.333V、0.167V 和 0.050V)。相較於其他時序控制器，其關斷閾值可透過外部元件 (如電阻或電容) 程式設計來設定。由於電阻容差和 PCB 漏電流的影響，實際關斷閾值可能出現偏差。圖 6 顯示了由工廠調整的關斷閾值實現方案的簡化示意圖。

結論

面對多電源軌、嚴苛的容差和複雜的時序約束，想要滿足嚴格的 FPGA 供電要求絕非易事。ADM6840 單一元件整合了八個時序控制與監控通道，大幅化解了此一難題。此外，其並支援菊花鏈連接，即使擴展到更大電源樹，設計複雜性也不會

增加。採用由工廠調整的設定方案，有助於以一致、可重複的時序實現推薦的上電和關斷順序，避免外部元件和板級漏電流可能帶來的偏差。除時序控制外，整合監控功能可在電源軌偏離容許範圍時，更迅速地檢測故障並做出明確回應，執行受控復位或安全關斷，進而保護 FPGA 及其周邊電路。因此，這款元件可為多電源軌 FPGA 的電源管理提供實用且可靠的方案，有助於設計人員實現可預測、安全、高效的系統行為。

參考資料

- ¹ “Voltage Regulator Selection for FPGAs”，Altera，2008 年 11 月。
- ² “FPGA Power Sequencing Requirements”，Altium，2025 年 7 月。
- ³ 「適用於 AMD 和 Intel FPGA 的電源監控與時序控制元件」，ADI，2024 年。
- ⁴ Greg Sutterlin，「多電壓系統的監控器。」Maxim Integrated，2003 年 11 月。
- ⁵ “Simplified Power Sequencing (XAPP1375)”，AMD，2025 年 5 月。
- ⁶ Nathan Enger，「FPGA 電源的‘護理和餵養’：成功的道與因」，《類比對話》，2018 年 11 月。 

亞灣超算與 IBM 宣布合作發展 AI 平台 加速推動亞太地區進入 AI 新時代

IBM 與鴻海科技集團 (Foxconn) 旗下的亞灣超算 (以下簡稱「亞灣」) 在新加坡舉辦的年度客戶大會 Think 上，宣布合作發展 AI 平台，在亞太地區市場擴大亞灣專為企業與受監管行業服務的 AI App Store 規模。

這項合作將基於亞灣擁有的 AI 算力資源和雲端維運能力，由 IBM 的 Red Hat OpenShift 混合雲平台為管理 AI 工作負載提供基礎架構；IBM 的 watsonx AI 系列解決方案將支援 AI 應用開發，並提供治理能力。雙方將攜手提供一個整合型的 AI 平台，支援 AI 應用的全生命週期，包括模型開發、微調、部署和 AI 服務。透過提供可複製的、全棧式的企業部署架構，這個 AI 平台可協助各類型組織以更快的速度、更有效率、更為一致化地將 AI 工作負載從實驗性質轉移到生產階段，同時具備內建的企業治理功能。

透過「建置－營運－本地化」模式，IBM 與亞灣將協助各地政府和受監管產業建置安全、可靠的營運平台，以便在各種商業環境裡擴大應用 AI 服務，進而實現關鍵基礎設施的在地自主權，加速企業級 AI 落地、培養 AI 人才，創造商機。

此次合作是亞灣從其 AI 基礎設施核心能力延伸發展的策略里程碑；透過強化其 AI App Store 與擴大軟體生態系，使客戶能夠在整合的商用平台，取用企業級 AI 解決方案。雙方將以台灣市場為起點，逐步拓展至整個亞太市場，服務各地政府、金融服務、電信業者、以及其他受監管行業。

這個整合型的平台從提供加速運算資源的 GPU 即服務 (GPUaaS)、到支援模型開發、部署與治理的 AI 平台即服務 (AI PaaS)，再到提供行業專用的智慧客服、風險管理、營運自動化和生產力轉型等 AI 解決方案的 AI 即服務 (AIaaS)。